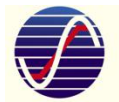
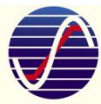


8 位微控制器 ASM87F081XS 数据手册

(Version 1.7)

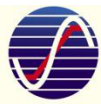


Sine Microelectronics Co.,Ltd
赛腾微电子有限公司

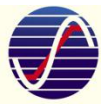


目录

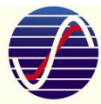
1. 产品概述.....	5
2. 主要特色.....	5
3. 管脚描述.....	7
3-1. 管脚排列.....	7
3-2. 管脚定义.....	8
4. 功能方框图.....	9
5. CPU 及指令系统.....	10
5-1. CPU.....	10
5-2. 寻址方式.....	10
5-3. 指令系统.....	11
5-4. 特殊功能寄存器映像(SFR).....	11
5-5. SFR 说明.....	12
6. 存储器结构.....	15
6-1. Flash 存储器.....	15
6-2. 随机数据存储(SRAM).....	16
7. I/O 端口.....	17
7-1. I/O 端口相关寄存器.....	17
7-2. I/O 端口结构.....	18
7-3. I/O 端口复用.....	19
8. 时钟和复位系统.....	21
8-1. 时钟系统.....	21
8-2. 上电复位过程.....	23
8-3. 复位系统.....	24
8-4. 不同复位方式对寄存器、SRAM 与 PC 指针的影响.....	28



9. 省电模式.....	29
9-1. 空闲模式(Idle).....	29
9-2. 掉电模式 (Power-Down)	29
9-3. 深度睡眠方式.....	30
9-4. 唤醒时间.....	31
10. 中断系统.....	31
10-1. 中断源和中断向量.....	31
10-2. 中断优先级.....	32
10-3. 中断处理流程.....	33
10-4. 中断相关寄存器.....	33
11. 定时器 Timer0/Timer1.....	35
11-1. 功能框图.....	35
11-2. 控制寄存器.....	35
11-3. 工作模式.....	38
12. UART 单元.....	41
12-1. 概述.....	41
12-2. 功能描述.....	41
12-3. 控制寄存器.....	42
13. 8 位 PWMC.....	44
13-1. PWM 结构框图.....	44
13-2. PWM 模块控制寄存器.....	45
14. 8+2 通道 12 位 ADC.....	49
14-1. 概述.....	49
14-2. 控制寄存器.....	50
14-3. ADC 转换步骤.....	53
15. IAP 控制单元 (Data EEPROM).....	55



15-1. IAP 相关控制寄存器.....	55
15-2. IAP 操作流程.....	57
15-3. IAP 读写范例.....	57
16. 电气特性.....	59
16-1. 极限参数.....	59
16-2. 推荐工作条件.....	59
16-3. 直流电气特性.....	59
16-4. IRC 电气特性.....	60
16-5. ADC 电气特性.....	61
16-6. 各项曲线图.....	62
17. 封装外形.....	69
18. 修订记录.....	71



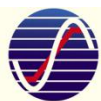
1. 产品概述

ASM87F081XS (ASM87F0811S/ASM87F0812S/ASM87F0813S) 是一系列极具性价比的单周期 8051 兼容内核闪存型单片机。ASM87F081XS 内部集成 8KB Flash ROM、256Byte SRAM、256Byte Data EEPROM 以及 12 位 ADC、 $\pm 1\%$ (@VDD = 2.0~5.5V, -40~85°C) 精度的 8MHz RC 振荡器, 另包含 PWM/WDT/UART 等外设功能模块。

ASM87F081X 系列 MCU, 具有合理的资源配置、极佳的低功耗与超强抗干扰性能, 可适用于汽车电子类, 工业控制等市场应用领域。

2. 主要特色

- 1) 高速增强型单周期 8051 兼容内核、高度继承传统 8051 系列 MCU 开发与软件资源
- 2) 业界领先的 0.11 μ m 1.5V/5V 嵌入式闪存 (eFlash) 工艺制造
- 3) 超宽工作电压 1.7~5.5V, 宽工作温度 -40~85°C, 宽工作频率 0~24MHz
- 4) 超强抗电磁干扰性能 EFT>4KV, ESD>6KV
- 5) 8KB Flash ROM (擦写次数>2 万次)、256 字节 Data EEPROM, 支持 ISP (在系统编程) 与 IAP (在应用编程)
- 6) 双时钟系统
 - 外部晶体振荡器或者外部有源时钟灌入, 频率 0~24MHz
 - 内部高精度 8MHz RC 振荡器, 在 VDD = 2.0~5.5V, -40~85°C 范围内精度可达 $\pm 1\%$
- 7) 上电复位(POR)与精准低电压复位(LVR)
 - 上电复位电路(POR)
 - 内嵌外部电源掉电复位电路 (内嵌于 POR)
 - 精准低电压复位 (LVR)
 - 上电默认使能, 且默认检查电压点为 1.6V
 - 检测点分布宽: 1.6V~4.27V 范围内分 16 级可选择
- 8) 7 个中断源
 - 5 个内中断: Timer0、Timer1、PWM、UART 与 ADC
 - 共计 10 个外部中断 IO 口, 分别是 INT0/P00、INT1/P01、EX0/P02、EX1/P03、EX2/P10、EX3/P11、EX4/P12、EX5/P13、EX6/P14、EX7/P15, 对应两个外部中断程序入口。其中 P00/P01 中断可选择低电平触发或者边沿触发, 其他 IO 中断支持低电平触发。
 - 两级中断优先级可设
- 9) 外围数字模块
 - 两个 16 位定时/计数器(Timer0/Timer1), 可编程预设分频系数
 - 16 位看门狗定时器(WDT), 可用于产生系统复位信号, 也可以作为长时间定时器使用
 - UART 串口通信, Tx 与 Rx 分别与 P1.1 与 P1.0 管脚复用
 - 6*8 位 PWM: 可单独分开使用, 也可配对成 3 对互补带死区控制 PWM 来使用; 内置 8 位预分频器。PWM0、PWM1、PWM2、PWM3、PWM4、PWM5 输出分别与 P2.3、P2.4、P0.5、P0.6、P0.7、P1.3 复用管脚。其中 PWM4 还可以配置成与 P1.2 复用管脚, 缺省配置与 P0.7 复用管脚。
- 10) (8+2)通道高达 1MSPS 12 bit ADC



- 8路外部模拟信号输入通道，2个内部通道(内部基准电压 Vref、外部电源电压/4)
- 支持 12 位数字转换精度，有效位>10bit
- 5种参考电压选择:1个外部参考电压为 P1.0 管脚;4个内部参考电压且可设定，分别是 VDD、4V、3V 与 2V
- 支持内部参考电压校准修正，校正后精度为±1%(@VDD =2.0~5.5V, -40~85°C)
- 内嵌 5bit Offset 调节寄存器，支持正、负 Offset 抵消机制

11) 两种省电 (Power Saving) 模式

- 空闲模式 (Idle)
- 掉电模式 (Power Down)，其中深度掉电模式下电流<1uA
- 两种省电模式均可通过外部中断 I/O 口唤醒

12) I/O 引脚配置

- 双向可配置输入输出端口：P0、P1、P2，内置弱上拉电阻
- 10个外部中断 IO，分别是 P0.0~3 与 P1.0~5，触发类型由寄存器设置
- P0.4 与复位脚 RST 共用，RST 为低电平复位，上电复位后默认为复位脚
- P0.3/P0.2 与晶振管脚 XIN/XOUT 复用，上电复位后默认为普通 IO 管脚
- 外部中断 I/O 口可唤醒处于空闲和掉电状态下的 MCU，并继续工作
- 五种可配置工作模式：Quasi-bidirectional (准双向)、Push-Pull (推挽)、High-impedance (高阻) 与 Open-drain (开漏) 与 Analog Input (模拟输入)

13) 封装形式：TSSOP16/TSOP20/QFN20;

14) 订购信息

Device Name	Flash	RAM	Data EEPROM	I/O Pin	中断 IO 口	UART	Timer (bit)	PWM (bit)	ADC (bit)	ISP	Package
ASM87F0812 T16BIT	8KB	256B	256B	14	10	1	2x16	4x8	6x12	√	TSSOP16
ASM87F0813 T20AIT	8KB	256B	256B	18	10	1	2x16	6x8	8x12	√	TSSOP20
ASM87F0813 T20QIT	8KB	256B	256B	18	10	1	2x16	6x8	8x12	√	QFN20

3. 管脚描述

3-1. 管脚排列

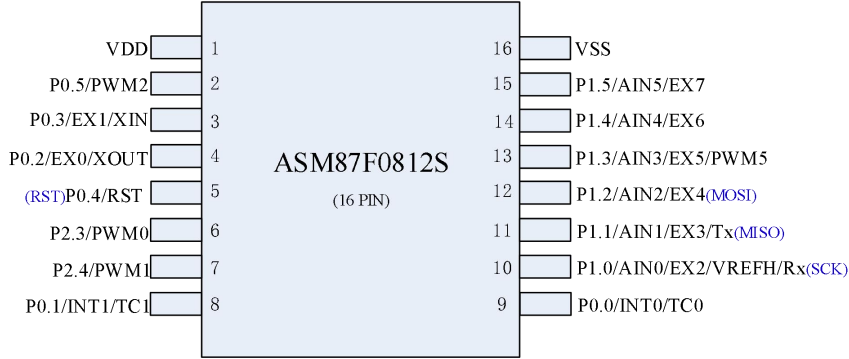


图 3-1 ASM87F0812S TSSOP16 管脚排列图

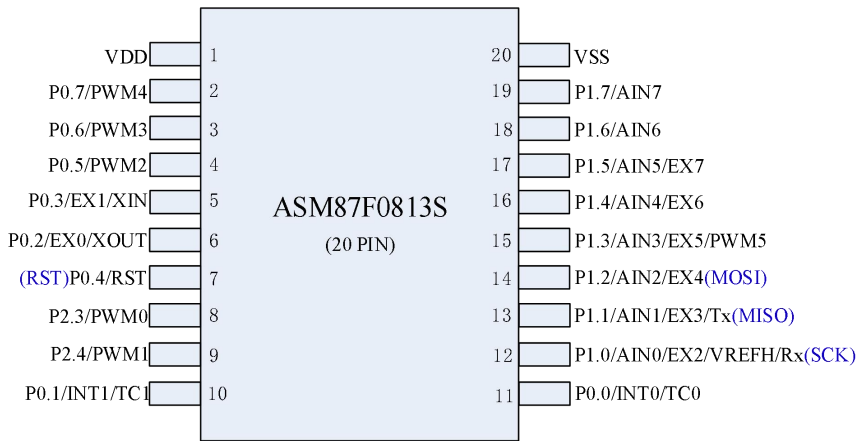


图 3-2 ASM87F0813S TSSOP20 管脚排列图

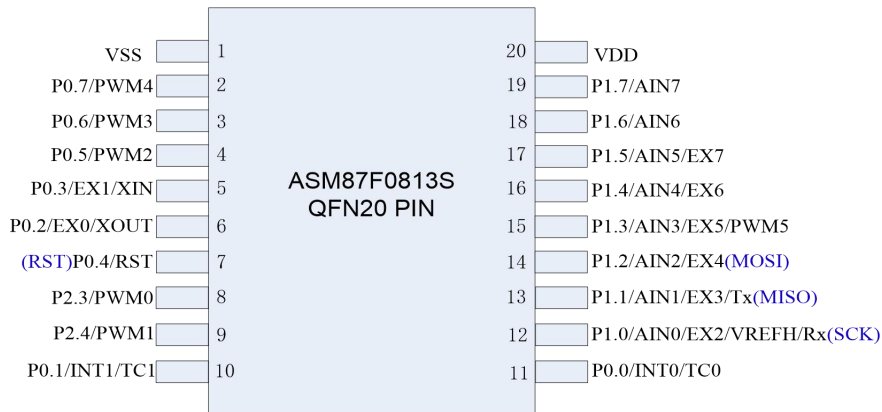
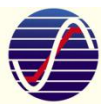
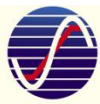


图 3-3 ASM87F0813S (QFN-20)管脚排列图



3-2. 管脚定义

管脚名称	管脚类型	功能描述
VDD/VSS	Power	电源/地
P0.0/INT0/TC0	I/O	P0.0: 普通双向五种模式可配置、内置弱上拉 IO; INT0: 外部中断 0 输入, 具有唤醒功能; TC0: 定时/计数器0的信号输入引脚。
P0.1/INT1/TC1	I/O	P0.1: 普通双向五种模式可配置、内置弱上拉 IO; INT1: 外部中断 1 输入, 具有唤醒功能; TC1: 定时/计数器1的信号输入引脚。
P0.2/EX0/XOUT	I/O	P0.2: 普通双向五种模式可配置、内置弱上拉 IO, 亦为上电复位后默认设置之管脚; EX0: 外部中断 EX0 输入, 具有唤醒功能; XOUT: 外接晶振的输出管脚。
P0.3/EX1/XIN	I/O	P0.3: 普通双向五种模式可配置、内置弱上拉 IO, 亦为上电复位后默认设置之管脚; EX1: 外部中断 EX1 输入, 具有唤醒功能; XIN: 外接晶振的输入管脚。
P0.4/RST	I/O	P0.4: 普通双向五种模式可配置、内置弱上拉 IO; RST: 系统复位输入引脚, 施密特触发器输入架构, 低电平有效, 亦为上电复位默认设置之管脚。
P0.5/PWM2	I/O	P0.5: 普通双向五种模式可配置、内置弱上拉 IO; PWM2: PWM输出通道2。
P0.6/PWM3	I/O	P0.6: 普通双向五种模式可配置、内置弱上拉 IO; PWM3: PWM输出通道3。
P0.7/PWM4	I/O	P0.7: 普通双向五种模式可配置、内置弱上拉 IO; PWM4: PWM输出通道4;
P1.0/AIN0/EX2/VREFH/Rx	I/O	P1.0: 普通双向五种模式可配置、内置弱上拉 IO; AIN0: ADC 模拟输入通道0; EX2: 外部中断 EX2 输入, 具有唤醒功能; VREFH: ADC外部参考电压源; Rx: UART串口输入。
P1.1/AIN1/EX3/Tx	I/O	P1.1: 普通双向五种模式可配置、内置弱上拉 IO; AIN1: ADC模拟输入通道1; EX3: 外部中断 EX3 输入, 具有唤醒功能; Tx: UART 串口输出。
P1.2/PWM4/EX4/AIN ₂	I/O	P1.2: 普通双向五种模式可配置、内置弱上拉 IO; PWM4: PWM输出通道4; 出厂前可配置* ; EX4: 外部中断 EX4 输入, 具有唤醒功能; AIN2: ADC模拟输入通道2。
P1.3/PWM5/AIN3/EX5	I/O	P1.3: 普通双向五种模式可配置、内置弱上拉 IO; PWM5: PWM输出通道5; AIN3: ADC 输入通道3; EX5: 外部中断 EX5 输入, 具有唤醒功能。
P1.4/AIN4/EX6	I/O	P1.4: 普通双向五种模式可配置、内置弱上拉 IO; AIN4: ADC 输入通道4; EX6: 外部中断 EX6 输入, 具有唤醒功能。
P1.5/AIN5/EX7	I/O	P1.5: 普通双向五种模式可配置、内置弱上拉 IO; AIN5: ADC 输入通道5; EX7: 外部中断 EX7 输入, 具有唤醒功能。
P1.6/AIN6	I/O	P1.6: 普通双向五种模式可配置、内置弱上拉 IO;



		AIN6: ADC 输入通道6。
P1.7/AIN7	I/O	P1.7: 普通双向五种模式可配置、内置弱上拉IO; AIN7: ADC 输入通道7。
P2.3/PWM0	I/O	P2.3: 普通双向四种模式可配置、内置弱上拉IO; PWM0: PWM输出通道0。
P2.4/PWM1	I/O	P2.4: 普通双向四种模式可配置、内置弱上拉IO; PWM1: PWM 输出通道 1。

注： PWM4 对应的 IO 端口，出厂前可按用户需求配置成与 P1.2 管脚复用，缺省配置与 P0.7 管脚复用。

4. 功能方框图

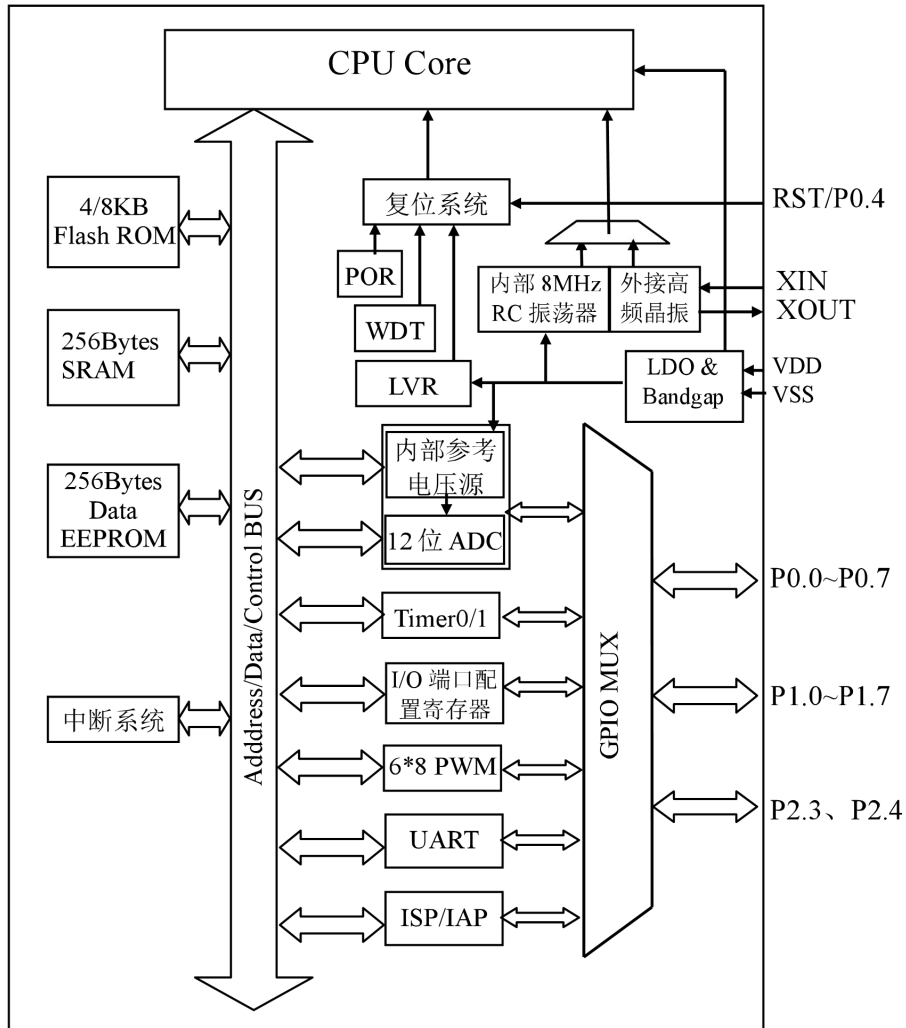


图 4-1 ASM87F081XS 内部功能框图

5. CPU 及指令系统

5-1. CPU

ASM87F081XS 的 CPU 核是一个超快速的单指令周期 8051 兼容内核，其指令兼容传统 8051 内核单片机指令，但在同样振荡频率下，较之传统的 8051 内核运行速度更快。

5-2. 寻址方式

ASM87F081XS 的 CPU 指令寻址方式包括：①立即寻址②直接寻址③间接寻址④寄存器寻址⑤相对寻址⑥变址寻址⑦位寻址。

5-2-1. 立即寻址

立即寻址也称为立即数寻址，它是在指令操作数中直接给出参加运算的操作数。

5-2-2. 直接寻址

在直接寻址方式中，指令中给出的不是操作数本身，而是操作数所在的单元地址。直接寻址方式只能用来表示特殊功能寄存器、内部数据寄存器和位地址空间。其中特殊功能寄存器和位地址空间只能用直接寻址方式访问。

5-2-3. 间接寻址

间接寻址采用 R0 或 R1 前加“@”符号来表示。

5-2-4. 寄存器寻址

寄存器寻址，寻址时对选定的工作寄存器 R7~R0、累加器 A、通用寄存器 B、地址寄存器和进位 C 中的数进行操作。其中寄存器 R7~R0 由指令码的低 3 位表示，A、B、DPTR 及进位位 C 隐含在指令码中。因此，寄存器寻址也包含一种隐含寻址方式。寄存器工作区的选择由程序状态寄存器 PSW 中的 RS1、RS0 来决定。指令操作数指定的寄存器均指当前工作区的寄存器。

5-2-5. 相对寻址

相对寻址是将程序计数器 PC 中的当前值与指令第二字节给出的数相加，其结果作为转移指令的转移地址。转移地址也成为转移目的地址，PC 中的当前值成为基地址，指令第二字节给出的数成为偏移量。由于目的地址是相对于 PC 中的基地址而言，所以这种寻址方式成为相对寻址。偏移量为带符号的数，所能表示的范围为 -128~+127。这种寻址方式主要用于转移指令。

5-2-6. 变址寻址

在变址寻址方式中，指令操作数指定一个存放变址基址的变址寄存器。变址寻址时，偏移量与变址基值相加，其结果作为操作数的地址。变址寄存器有程序计数器 PC 和地址寄存器 DPTR。

```
MOV A, @A+DPTR
```

表示累加器 A 为偏移量寄存器，其内容与地址寄存器 DPTR 中的内容相加，其结果作为操作数的地址，取出该单元中的数送入累加器 A 中。

5-2-7. 位寻址

位寻址是指对一些可进行位操作的内部数据存储器和特殊功能寄存器进行位操作时的寻址方式。在进行位操作时，借助于进位位 C 作为位操作累加器，指令操作数直接给出该位的地址，然后根据操作码的性质对该位进行位操作。位地址与字节直接寻址中的字节地址编码方式完全一样，主要由操作指令的性质加以区分，使用时应特别注意。

5-3. 指令系统

(略)

5-4. 特殊功能寄存器映像(SFR)

与其他 8051 内核兼容 MCU 一样，ASM87F081XS 单片机有着自己的 SFR。这些 SFR 寄存器的地址位于 80H~FFH，有些可以位寻址，有些不能位寻址。能够进行位寻址操作的寄存器地址末位数都是“0”或“8”，这些寄存器在需要改变单个位的数值时非常方便。所有的 SFR 特殊功能寄存器都必须使用直接寻址方式寻址。ASM87F081XS 的特殊功能寄存器名称及地址如下表。

表 5-1 ASM87F081XS SFR 特殊功能寄存器一览表

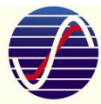
	0/8	1/9	2/A	3/B	4/C	5/D	6/E	7/F
F8	-	-	-	-	-	-	-	-
F0	B	-	-	-	-	-	-	SRST
E8	-	-	-	-	-	-	-	-
E0	ACC	ADCCMP	-	PWMMR4	ADCFG0	ADCFG1	P0ANA/DBC1	DBC2
D8	AUXCON	PWMMR2	PWMMR3	PWMCNT	ADCCSR	ADCCDL	ADCCDH	ADCIN_EN
D0	PSW	PWMCR0	PWMCR1	PWMCR2	PWMCR3	PWMCR4	PWMPR	PWMMR1
C8	-	-	-	-	-	-	-	-
C0	-	-	IAPDATA	IAPADDRH	IAPADDRL	IAPCTRL	IAPLOCK	-
B8	IP	-	-	-	-	-	-	-
B0	-	-	P0CFGA	P0CFGB	P1CFGA	P1CFGB	P2CFGA	P2CFGB
A8	IE	ADCREF	-	-	-	-	-	-
A0	P2	-	-	-	-	-	-	OSCM
98	SCON	SBUF	-	-	-	-	INTEXT_F	-
90	P1	-	DPS	-	-	-	WDTRELL	WDTRELH
88	TCON	TMOD	TL0	TL1	TH0	TH1	TMCON	INTEXT_CTRL
80	P0	SP	DPL	DPH	DPL1	DPH1	WDTCN	PCON

5-5. SFR 说明

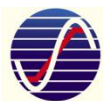
ASM87F081XS 特殊功能寄存器 SFR 的详细解释说明参看表 5-2。

表 5-2 ASM87F081XS SFR 特殊功能寄存器详解

符号	地址	说明	7	6	5	4	3	2	1	0	复位值
P0	80h	P0 口数据寄存器	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0	FFH
SP	81h	堆栈指针	SP[7:0]								00H
DPL	82h	DPTR 数据指针 0 低位	DPL0[7:0]								00H
DPH	83h	DPTR 数据指针 0 高位	DPH0[7:0]								00H
DPL1	84h	DPTR 数据指针 1 低位	DPL1[7:0]								00H
DPH1	85h	DPTR 数据指针 1 高位	DPH1[7:0]								00H
WDTCON	86h	看门狗控制寄存器	WDTCLR	WDTSTA	WDTRL	WDTRSTEN	WDTEN	FRSEL			00H
PCON	87h	电源管理控制寄存器	SMOD	-	-	-	-	-	STOP	IDLE	00H
TCON	88h	定时器控制寄存器	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	00H
TMOD	89h	定时器工作模式寄存器	GATE1	C/T1	M11	M01	GATE0	C/T0	M10	M00	00H
TL0	8Ah	定时器 0 低 8 位	TL0[7:0]								00H
TL1	8Bh	定时器 1 低 8 位	TH0[7:0]								00H
TH0	8Ch	定时器 0 高 8 位	TH0[7:0]								00H
TH1	8Dh	定时器 1 高 8 位	TH1[7:0]								00H
TMCON	8Eh	定时分频器	CKDIV1				CKDIV0				BBH
INTEXT_C TRL	8FH	外部中断控制寄存器	P15EX	P14EX	P13EX	P12EX	P11EX	P10EX	P03EX	P02EX	00H
P1	90h	P1 口数据寄存器	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0	FFH
DPS	92h	DP 数据指针选择器	-	-	-	-	-	-	-	SPS	00H
WDTRELL	96h	看门狗计数器重载低 8 位	WDTRELL[7:0]								00H
WDTRELH	97h	看门狗计数器重载高 8 位	WDTRELH[7:0]								00H
SCON	98h	UART 控制寄存器	SM0	SM1	SM2	REN	TB8	RB8	TI	RI	00H
SBUF	99h	UART 数据存储寄存器	SBUF[7: 0]								00H
INTEXT F	9EH	外部中断标志寄存器	P15EF	P14EF	P13EF	P12EF	P11EF	P10EF	P03EF	P02EF	00H
P2	A0h	P2 口数据寄存器	-	-	-	P2.4	P2.3	-	-	-	FFH
OSCM	A7h	时钟选择寄存器	-		LDOEN	CLKSEL	OSCEN	RCEN	RCFR		03H
IE	A8h	中断控制寄存器	EA	EADC	EPWM	ES	ET1	EX1	ET0	EX0	00H
ADCREF	A9h	ADC/LVR 选择控制寄存器	LVREN	ADCPSEL[3]	ADSEL[7]	REFSEL			OFFSETX	OFFSET	0Ch
P0CFG_A	B2h	P0 口模式设置寄存器 A	P07	P06	P05	P04_CFGA	P03	P02	P01	P00	1FH



			CFGA	CFGA	CFGA		CFGA	CFGA	CFGA	CFGA	
P0CFGB	B3h	P0 口模式设置寄存器 B	P07_ CFGB	P06_ CFGB	P05_ CFGB	P04_ CFGB	P03_ CFGB	P02_ CFGB	P01_ CFGB	P00_ CFGB	E0H
P1CFGA	B4h	P1 口模式设置寄存器 A	P17_ CFGA	P16_ CFGA	P15_ CFGA	P14_ CFGA	P13_ CFGA	P12_ CFGA	P11_ CFGA	P10_ CFGA	F7H
P1CFGB	B5h	P1 口模式设置寄存器 B	P17_ CFGB	P16_ CFGB	P15_ CFGB	P14_ CFGB	P13_ CFGB	P12_ CFGB	P11_ CFGB	P10_ CFGB	08H
P2CFGA	B6h	P2 口模式设置寄存器 A	-	-	-	P24_ CFGA	P23_ CFGA	-	-	-	E7H
P2CFGB	B7h	P2 口模式设置寄存器 B	-	-	-	P24_ CFGB	P23_ CFGB	-	-	-	18H
IP	B8h	中断优先级寄存器	IP[7:0]								00H
DBC1	E6h	PWM 死区控制寄存器 1	-				PWM0 /1	PWM2/3	PWM4/5	00H	
DBC2	E7h	PWM 死区控制寄存器 2	RFU	PERIOD			DBSE L2	DBSEL1	DBSEL0	00H	
IAPDATA	C2h	IAP 数据寄存器	IAPDATA[7: 0]								00H
IAPADDRH	C3h	IAP 地址寄存器高位	IAPADDRH[7: 0]								00H
IAPADDRL	C4h	IAP 地址寄存器低位	IAPADDRL[7: 0]								00H
IAPCTRL	C5h	IAP 模式控制寄存器	IAPLOCK EN	-	IAPLOCK	IAPER	IAPWR	IAPINF	IAPEN	80H	
IAPLOCK	C6h	IAPLOCK 寄存器	IAPLOCK[7: 0]								00H
PSW	D0h	程序状态寄存器	CY	AC	F0	RS1	RS0	OV	F1	P	00H
PWMCR0	D1h	PWM0 比较寄存器	PWMCR0[7:0]								00H
PWMCR1	D2h	PWM1 比较寄存器	PWMCR1[7:0]								00H
PWMCR2	D3h	PWM2 比较寄存器	PWMCR2[7:0]								00H
PWMCR3	D4h	PWM3 比较寄存器	PWMCR3[7:0]								00H
PWMCR4	D5h	PWM4 比较寄存器	PWMCR4[7:0]								00H
PWMPR	D6h	PWM 周期寄存器	PWMPR[7:0]								00H
PWMMR1	D7h	PWM 管理寄存器 1	-	INTF	OVF	POLAR0~4				00H	
AUXCON	D8h	辅助功能寄存器	-	PDFL	-	AD_Thresh	PINOSC	PRST	INT1SEL	INT0SEL	00H
PWMMR2	D9h	PWM 管理寄存器 2	PWME	-	PWMRL	-	PWMSCALE				00H
PWMMR3	DAh	PWM 管理寄存器 3	CF1_FL	CF1_EN	CF0_FL	CF0_EN	-	CAPE	EG1	EG0	00H
PWMCNT	DBh	PWM 计数器寄存器	PWMCNT[7:0]								00H



ADCCSR	DCh	ADC 控制寄存器	ADC_EN	ADCCLKS	EOCO	ADC_START	ADCPSEL[2:0]				60H
ADCDRL	DDh	ADC 数据寄存器低位	LVRSEL			ADCCDL[3:0]*				00H	
ADCCDH	DEh	ADC 数据寄存器高位	ADCCDH[7:0]								00H
ADCIN_EN	DFh	ADC 输入口使能寄存器	VREF_EN	P16	P15	P14	P13	P12	P11	P10	00H
ACC(A)	E0h	累加器	ACC[7:0]								00H
ADCCMP	E1h	ADC 阈值比较寄存器	ADCCMP[7:0]								
PWMMR4	E3h	PWM 管理寄存器 4	-	-	-	PWMOE0~4				00H	
ADCFG0	E4h	ADC 配置寄存器 0	MODE	SH_CTR		OTR	R_CAL				00H
ADCFG1	E5h	ADC 配置寄存器 1	Reserved			TRIM	ADC_Trim				00H
B	F0h	B 寄存器	B[7:0]								00H
SRST	F7h	软件复位寄存器	-	-	-	-	-	-	-	SRSTEN	00H

注：ADCCDL 是多用途寄存器，除了用来存储 ADC 转换结果低 4 位，还用于设置 LVR 复位电压点。

6. 存储器结构

ASM87F081XS 具有 8KB Flash ROM, 256 字节 SRAM 与 256 字节数据 EEPROM。这些存储器的地址空间与结构示意图如下:

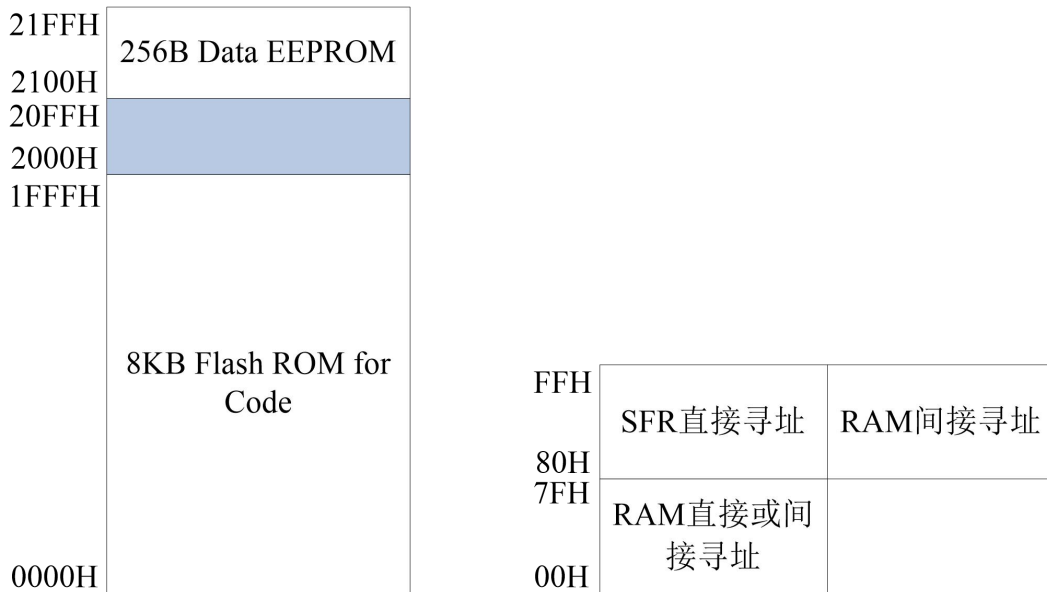


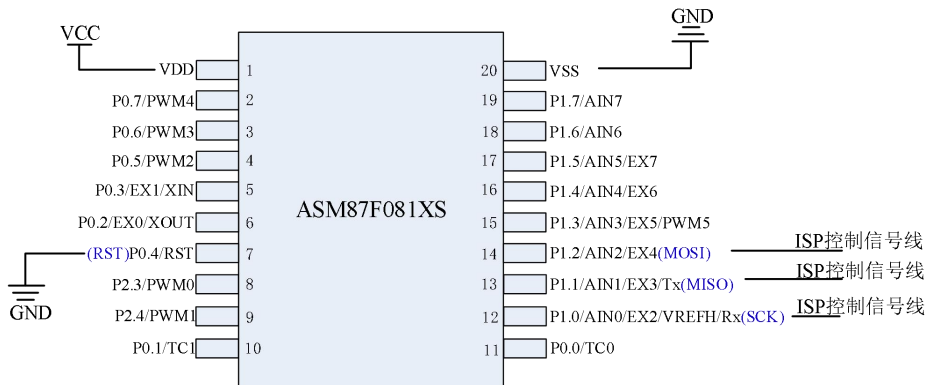
图 6-1 Flash ROM 和 SRAM 结构框图

6-1. Flash 存储器

ASM87F081XS 有 8KB 的 Flash ROM, 地址是 0000H~0FFFH/1FFFH。此 8KB 存储器可以反复擦写读, 擦写次数可达 2 万次, 数据保持能力为 10 年。ASM87F081XS 通过专用烧录器对 Flash ROM 进行擦除、写入、读出以及加密等操作。ASM87F081XS 采用严格的加密技术, 加密后 Flash ROM 不可读, 也不可写, 必须整片擦除后才能再次进行用户编程写入操作。

地址为 2100H~21FFH 区域的 Flash ROM 可以作为 Data EEPROM 使用(即支持用户在应用程序中对此区域进行擦除、写入以及读取操作, 详细操作请看 IAP 章节), 此 256 字节 Flash 可反复擦写 10 万次, 也可以通过 MOV_C 指令读取数据。

ASM87F081XS 的 Flash ROM 通过 P0.4 (RST)、P1.0 (SCK)、P1.1 (MISO)、P1.2 (MOSI) 以及 VDD、VSS 来进行编程。下图以 20 脚封装片为例给出了编程状态下的管脚连接。



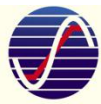


图 6-2 ASM87F081XS Flash ROM 编程状态下管脚连接图

6-2. 随机数据存储(SRAM)

ASM87F081XS 为数据存储提供了内部 256 字节的 RAM，下列为存储器空间分配。

- 低位 128 字节的内部 RAM（地址从 00H 到 7FH）可直接或间接寻址
- 高位 128 字节的内部 RAM（地址从 80H 到 FFH）只能间接寻址
- 特殊功能寄存器（SFR，地址从 80H 到 FFH）只能直接寻址

高位 128 字节内部 RAM 占用的地址空间和 SFR 的地址空间相同，但在物理上与 SFR 的空间是分离的。当一个指令访问地址高于 7FH 的内部位置时，CPU 可以根据指令的寻址方式来区分是访问高位 128 字节 RAM 数据还是访问 SFR。

对于低 128 字节数据存储器，完全兼容标准 8051 寻址方式。

地址 00H~7FH RAM 既可以采用直接寻址，也可以采用间接寻址；

地址 00H~1FH RAM 为寄存器存储器；

地址 20H~2FH RAM 为可位寻址区；

地址 30H~7FH RAM 为通用 RAM。

对于高 128 字节数据存储器，地址 80H~FFH 的 RAM 仅可采取间接寻址的方式访问，特殊功能寄存器（SFR）80~FFH 只可直接寻址。

因为高 128 字节的 RAM 和 SFR 占用相同的地址，所以高 128 字节 RAM 只能采用间接寻址的方式进行访问。尽管 RAM 和 SFR 的地址相同，但它们在物理上是独立的。

在程序访问该段空间时，由直接寻址和间接寻址的方式来区分是访问 SFR 还是高 128 字节的 RAM。使用时请注意区别。

以如下两条语句为例，再比较一下访问 SFR 与 RAM 的区别。

```

////////////////////////////////////
MOV 0A0H, #55H;
////////////////////////////////////

```

该条指令为一条直接寻址的指令，根据上面的描述我们知道，直接寻址要访问的是对应地址的特殊功能寄存器。0A0H 对应的为 P2 口寄存器，执行的结果是在 P2 口上输出 55H。

```

////////////////////////////////////
MOV R0, #0A0H;
MOV @R0, #55H;
////////////////////////////////////

```

这是间接寻址的方式，根据上面的描述，可以得到的结论是该条指令要访问的高 128 字节的 RAM，所以执行该条指令结果是对 0a0H 地址处 RAM 写上 55H 值。

7. I/O 端口

ASM87F081XS 提供最多 18 个通用输入输出 IO 端口，此 18 个 IO 端口既可以用作普通 IO 口，也可以与其他功能复用。IO 可以通过模式配置寄存器配置成以下五种 IO 模式中的一种：准双向 IO 模式（传统 8051 的 IO 模式）、推挽输出模式、高阻输入、开漏输出模式、模拟输入模式（仅 P0 口，P1 口）。

准双向 IO 结构：也是传统 8051 单片机 IO 模式，当对一个 I/O 口写“0”时，它有很强 (>20mA) 的拉低(Sink)能力，此时把该 I/O 口视为输出“Output”；如果对该 I/O 口写“1”后，该 I/O 口会有弱上拉的能力保持该 I/O 口为高输出，而此时允许使用者从外部输入信号，盖过该弱上拉。简单地说，写“0”代表强的“Output”，写“1”则代表“Input”。

推挽结构：如果有特别的强输出需求，用户可以设定对应的寄存器 PxCFGA/PxCFGB，让 I/O 口输出很强的“1”，此时 I/O 口具有较强的电流驱动能力，而非准双向 IO 中的允许被外部输入盖过的弱输出“1”。

高阻输入结构：高阻态，仅作为 IO 口输入使用。

开漏输出结构：IC 内部的上拉电阻断开，需要外接上拉电阻。

模拟输入结构：P0 和 P1 可配置为模拟 IO 口，P23，P24 不能配置成模拟 IO 口。

7-1. I/O 端口相关寄存器

ASM87F081XS 的 I/O 端口配置寄存器 PxCFGn 与数据寄存器分别如表 7-1 与 7-2 所示。

表 7-1 I/O 端口配置寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
B2H	P0CFGA	P07_ CFGA	P06_ CFGA	P05_ CFGA	P04_ CFGA	P03_ CFGA	P02_ CFGA	P01_ CFGA	P00_ CFGA	1FH
B3H	P0CFGB	P07_ CFGB	P06_ CFGB	P05_ CFGB	P04_ CFGB	P03_ CFGB	P02_ CFGB	P01_ CFGB	P00_ CFGB	E0H
B4H	P1CFGA	P17_ CFGA	P16_ CFGA	P15_ CFGA	P14_ CFGA	P13_ CFGA	P12_ CFGA	P11_ CFGA	P10_ CFGA	F7H
B5H	P1CFGB	P17_ CFGB	P16_ CFGB	P15_ CFGB	P14_ CFGB	P13_ CFGB	P12_ CFGB	P11_ CFGB	P10_ CFGB	08H
B6H	P2CFGA	-	-	-	P24_ CFGA	P23_ CFGA	-	-	-	E7H
B7H	P2CFGB	-	-	-	P24_ CFGB	P23_ CFGB	-	-	-	18H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

IO 端口控制方式说明：

{ Pxx_CFGA, Pxx_CFGB } = { 0,0 }：开漏输出； { Pxx_CFGA, Pxx_CFGB } = { 1,0 }：准双向；

{ Pxx_CFGA, Pxx_CFGB } = { 0,1 }：高阻态； { Pxx_CFGA, Pxx_CFGB } = { 1,1 }：推挽输出。

注：1) 具有 PWM 输出功能的 P2.3，P2.4，P0.5，P0.6，P0.7，P1.3 I/O 端口上电复位默认状态为高阻态，用作输入口，其他 I/O 口上电复位后默认模式为准双向。

2) PWM4 可按用户要求，在出厂前配置到 P1.2 口，此时 P1CFGA/P1CFGB 的上电复位值为 0xF3/0x0C；

P0CFG0/P0CFG1 的上电复位值为 0x9F/0x60；此时 P1.2 端口上电复位默认状态为高阻态，对应的 P0.7 端口上电复位默认状态为准双向。

表 7-2 I/O 端口数据寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
80H	P0	P0.7	P0.6	P0.5	P0.4	P0.3	P0.2	P0.1	P0.0	FFH
90H	P1	P1.7	P1.6	P1.5	P1.4	P1.3	P1.2	P1.1	P1.0	FFH
A0H	P2	-	-	-	P2.4	P2.3	-	-	-	FFH
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

7-2. I/O 端口结构

7-2-1. 模拟 IO 模式

为实现模拟信号采集，P1 口，可通过配置寄存器配置为模拟 IO，同时端口模式必须配置成高阻态。

P1 IO 口配置寄存器 **ADCIN_EN**

P1 配置为模拟 IO 口，通过寄存器 **ADCIN_EN** 控制（见 [14-2-4. ADCIN_EN\(DFH\): ADC 通道属性寄存器](#)）。

7-2-2. 准双向模式 (Quasi-Bi)

准双向口有 2 个上拉的 MOS 管以适应不同的需要，分别称为“弱 (Weak) 上拉”、“极弱 (Very Weak) 上拉”。在 2 个上拉 MOS 管中，第 1 个上拉 MOS 管称为“弱上拉”，当输出锁存器为 1 且引脚本身也为 1 时打开。此上拉提供基本驱动电流使准双向口输出为 1。如果引脚输出为 1 而由外部装置下拉到低时，“弱上拉”上拉 MOS 管关闭而“极弱上拉”MOS 管打开并维持开通状态。如需把这个引脚强制拉为低，外部装置必须有足够的灌电流能力使引脚上的电压降到阈值电压以下。

第 2 个上拉 MOS 管称为“极弱上拉”，当口锁存器为 1 时打开。当引脚悬空时，这个极弱的上拉源产生很弱的电流将引脚上拉为高电平。

当口锁存器为 0 时，它有很强 (>20mA) 的拉低(Sink)能力，此时把该 I/O 口视为输出“Output”。

准双向模式的端口结构示意图如下：

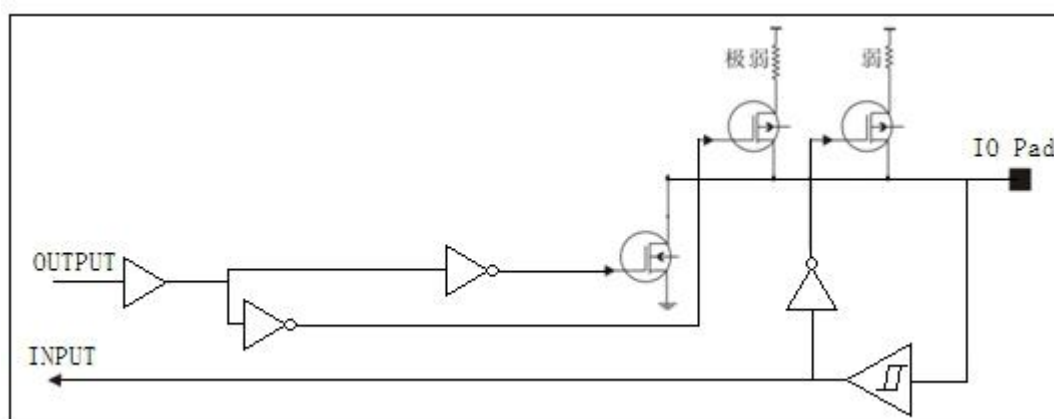


图 7-1 准双向 I/O 端口结构图

7-2-3. 强推挽输出模式(Push-Pull)

强推挽输出配置的下拉结构与开漏输出与准双向口的下拉结构相同，但当锁存器为 1 时能提供持续的强上拉，即能够提供持续的大电流驱动（P1 口提供 20mA 驱动能力，P0、P2 口提供 10mA 驱动能力）

输出。强推挽输出模式的端口结构示意图如下：

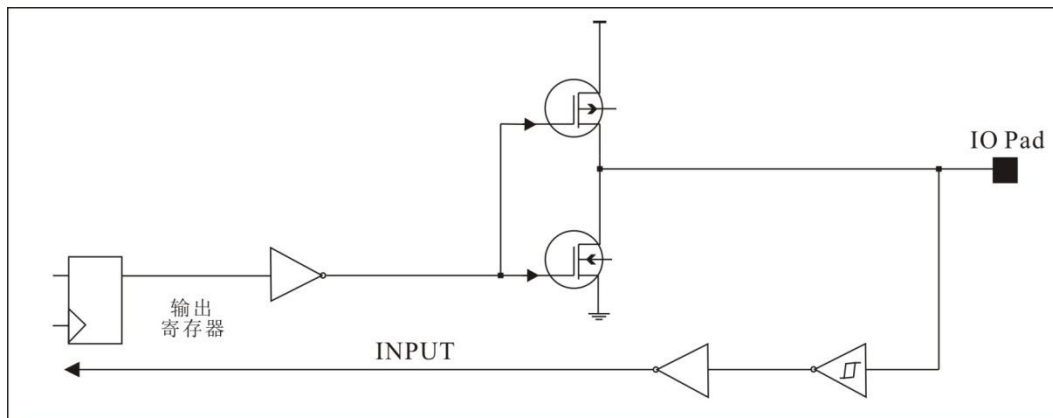


图 7-2 推挽输出 I/O 端口结构图

7-2-4. 高阻输入模式 (Input Only)

此种模式仅有输入，没有输出能力。高阻输入模式的端口结构示意图如下图所示：

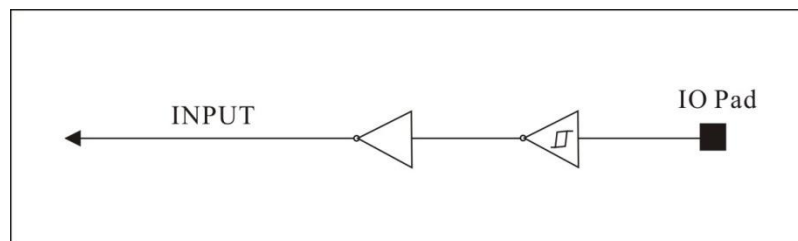


图 7-3 高阻输入 I/O 端口结构图

7-2-5. 开漏输出模式 (Open Drain)

此种模式没有输出高电平的能力。如果需要输出高电平，用户必须外接上拉电阻。此时外加引脚的电压不能超过 $VDD+0.3V$ 。开漏输出模式的端口结构示意图如下：

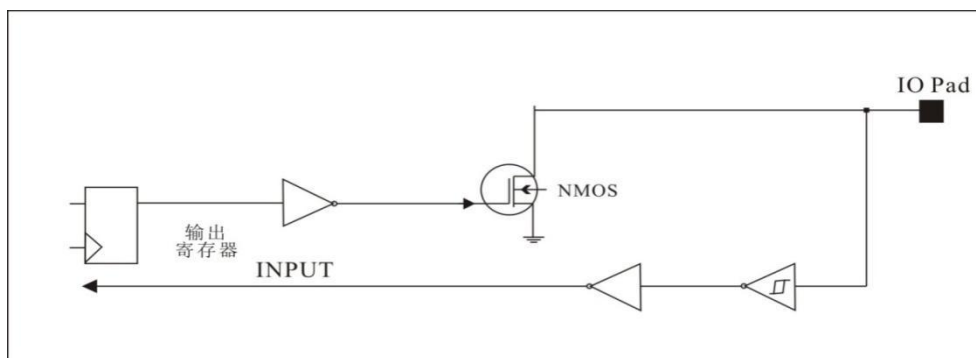
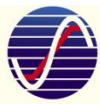


图 7-4 开漏模式 I/O 端口结构图

7-3. I/O 端口复用

ASM87F081XS 的 18 个双向 I/O 端口大部分均能共享作为第二或第三种特殊功能，比如 P0.4、P0.3、P0.2 就分别与外部复位管脚 RST 以及外部晶振管脚 XIN/ XOUT 复用。P0.4 在上电复位后默认作为外部复位管脚，而 P0.3/P0.2 则在上电复位后默认为普通 I/O 管脚。用户若使用 P0.4 作为普通 I/O 端口，需用户程序通过对辅助控制寄存器 AUXCON (D8H) 进行设置后才可以使使用。



下面再简要罗列一下 I/O 端口复用情况，共享优先级遵循 GPIO 优先级最低的规则。

P0 端口：

- P0.5、P0.6、P0.7(PWM2、PWM3、PWM4 输出通道)
- P0.4 (RST 复位脚)
- P0.3/EX1/XIN
- P0.2/EX0/XOUT
- P0.0/ INT0/TC0
- P0.1/INT1/TC1

P1 端口：

- P1.0(AIN0/VREFH/Rx： ADC 模拟输入通道 0/ADC 外部参考电压源/UART 接收端)
- P1.1(AIN1/Tx： ADC 模拟输入通道 1/UART 发送端)
- P1.2~P1.7(AIN2~AIN7， ADC 模拟输入通道 2~7； P1.3： PWM5 复用)

P2 端口：

- P2.3、P2.4(PWM0、PWM1)

8. 时钟和复位系统

8-1. 时钟系统

8-1-1. 双时钟模式

ASM87F081XS 采用双时钟系统, 内置 8MHz RC 时钟振荡器(IHRC, Internal High-Speed RC Oscillator) 与外接晶体振荡器时钟。这两个时钟都可用作系统时钟源, 并可通过时钟管理寄存器实现切换, 得到系统时钟 F_{sys} , 默认 IHRC 振荡时钟作为系统时钟。IHRC 在芯片出厂前精确被校准到 $\pm 1\%$ ($@5V/25^{\circ}C$), 此 IHRC 受工作温度和工作电压影响会有一些的漂移, 在 2.0~5.5V 的电压范围、 $-40\sim 85^{\circ}C$ 温度范围内, 频率漂移小于 $\pm 1\%$ 。

F_{sys} 为系统时钟频率即 CPU 内核工作频率, 该时钟频率可以通过时钟管理模块实现 IHRC 与外部晶振时钟之间切换。IHRC 振荡器的频率还可以通过时钟管理寄存器 OSCM 之[1,0]两位实现 1、2、8 分频, 从而得到频率分别为 8MHz、4MHz 和 1MHz 的 F_{sys} 时钟信号。

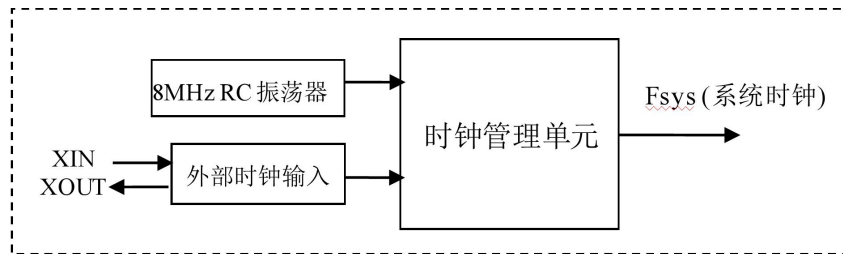
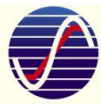


图 8-1 ASM87F081XS 的双时钟模式结构框图

OSCM (A7H): 时钟管理寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
A7H	OSCM*	-	-	LDOEN	CLKSEL	OSCEN	RCEN	RCFR		00H
读/写		-	-	W/R	W/R	W/R	W/R	W/R		

编号位	位符号	说明
7	-	保留
6	-	保留
5	LDOEN	内置 LDO 使能, 1: LDO 关闭; 0: LDO 打开
4	CLKSEL	工作时钟选择, 1: 选择外部时钟; 0: 选择内部时钟 IHRC
3	OSCEN	外部晶振时钟输入使能, 1: 使能外部 OSC 时钟; 0: 关闭外部 OSC 时钟
2	RCEN	内置 IHRC 振荡器使能, 0: 使能内置 IHRC 振荡器; 1: 关闭内置 IHRC 振荡器
1~0	RCFR	IHRC 振荡器频率选择: 01: 8MHz; 10: 4MHz 00: 1 MHz 11: 用户不可用



注:

- 1) 上电系统时钟必须先初始化成 1MHz。
- 2) OSCM 是多用途寄存器，除了用来设置时钟模块各项参数，还用于设置芯片内置 LDO 开关状态。
- 3) 内外时钟信号切换时，需先将内外时钟都打开，切换时钟后再根据需要关闭没选中的时钟源。
- 4) 在使用外部晶振，同时芯片内部使能 ADC 模块时，内部 RC 振荡器要同时使能。
- 5) 外部晶振/陶振 1MHz 时，起振电容为 20pF，其它频率时起振电容为 10pF

8-1-2. 内置 RC 时钟振荡器

ASM87F081XS 内置一个标称值 8MHz、可校准 IHRC 振荡器，校准后 IHRC 振荡器输出精度 $\pm 1\%$ （VDD=2.0~5.5V，-40~85°C）的时钟信号。ASM87F081XS 上电启动后缺省选择 IHRC 振荡器时钟作为系统时钟。

ASM87F081XS 正常上电复位后，IHRC 振荡器开始输出稳定的时钟信号。该时钟信号可以通过内部校准控制寄存器或者 Flash 闪存信息区中的校准字来达到频率值校准，以得到精准的 8MHz 时钟信号。

8-1-3. 外部时钟

ASM87F081XS 支持外接晶振时钟、陶瓷谐振器以及有源时钟源等外部时钟信号。

当选用外部时钟信号时，用户首先通过辅助控制寄存器 AUXCON（D8H）将 P0.3、P0.2 两个 IO 管脚设置为晶振管脚 XIN 与 XOUT，然后设置时钟管理寄存器 OSCM 的 Bit3（OSCEN）打开外部时钟，之后再设置 OSCM 的 Bit4（CLKSEL）确定 CPU 时钟 Fsys 选择外部时钟。

当选用有源时钟直接灌时钟信号时，则此有源时钟信号需要直接接到 XIN，XOUT 则必须浮空。

外部时钟和 IHRC 振荡器可以同时工作，此时 CPU 时钟 Fsys 由控制寄存器 OSCM 的 Bit 4 (CLKSEL) 来设置时钟源。

OSCM[4] = 1: 使用外部时钟

OSCM[4] = 0: 使用 IHRC 振荡器

8-1-4. 上电后必须进行内部时钟初始化操作

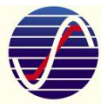
推荐操作步骤如下:

- 1) 上电后系统时钟 Fsys 默认使用内部时钟源。
- 2) 清零 OSCM 之 OSCM[1], OSCM[0]位, 设置系统时钟 Fsys 时钟频率为 1MHz。
- 3) 延时约 1ms 后, 系统时钟切换成内部 8MHz 或 4MHz(根据需要), 也可切换成外部时钟源。
- 4) 执行 5 个 NOP 指令。

8-1-5. 系统时钟使用内部时钟源（上电后 Fsys 默认用内部时钟源）

推荐操作步骤如下:

- 1) 系统时钟 Fsys 设置内部 1MHz 频率
- 2) 延时约 1ms
- 3) 系统时钟 Fsys 切换到内部其它频率（如 8MHz 或 4MHz）



4) 执行 5 个 NOP 指令。

建议参考代码如下：

```
OSCM  &=  0xFC;    //系统时钟 Fsys 切换到内部 1MHz
for (i=0;  i<250;  i++) //延时约 1ms
{
    _nop_();_nop_();_nop_();_nop_();    //_nop_()需添加头文件#include <intrins.h>
}
OSCM |= 0x01;    //Fsys 切换到内部 8MHz
//OSCM |= 0x01;    //Fsys 切换到内部 4MHz
_nop_();_nop_();_nop_();_nop_();_nop_();
```

8-1-6. Fsys 由内部时钟 IHRC 切换到外部时钟

操作步骤如下：

- 1) 系统时钟 Fsys 先设置成内部 1MHz(方法参考上述示例代码)
- 2) 使能晶振管脚，P0.2/P0.3 为晶振脚：AUXCON |= 0x08
- 3) 使能外部时钟：OSCM |= 0x08;
- 4) 延时等待外部时钟稳定，延时时间建议大于 25ms
- 5) Fsys 由内部时钟切换成外部时钟：OSCM |= 0x10;
- 6) 执行 5 个 NOP 指令
- 7) 时钟切换成功后根据需要决定是否需要关闭内部时钟 IHRC

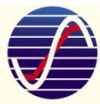
8-1-7. Fsys 由外部时钟切换成内部时钟 IHRC

操作步骤如下：

- 1) 使能内部时钟 IHRC，延时约 1ms(如内部时钟未关闭可省此步)
- 2) 执行系统时钟切换指令，系统时钟切换至内部时钟
- 3) 执行 5 个 NOP 指令
- 4) 是否关闭外部 OSC 根据需要而定。

8-2. 上电复位过程

ASM87F081XS 在上电以后，用户软件执行之前，会经过如下三个阶段：



- (1) 上电复位阶段
- (2) 系统复位，调入信息字阶段
- (3) 正常操作阶段

➤ 上电复位阶段：

在这个阶段，ASM87F081XS 一直处于上电复位的状态。当 ASM87F081XS 内核电源电压高过上电复位门限电压，内部 RC 振荡器开始输出有效稳定的时钟信号，同时内部计数器开始计数，产生上电复位信号并持续大约 256us，上电复位才算结束。

➤ 系统复位，调入信息字阶段：

上电复位结束，ASM87F081XS 开始系统复位，系统复位相当于复位延时。ASM87F081XS 内部有一个计数器在上电复位结束后开始计数。当计数器计数到相当于 1.5 毫秒对应的数值后，系统复位才会结束。系统复位期间，系统会调入 Flash 信息区信息字对系统自身的一些参数进行配置。

➤ 正常操作阶段：

结束系统复位，调入信息字阶段后，MCU 开始从 Flash 中读取指令代码即进入正常操作阶段。

8-3. 复位系统

ASM87F081XS 共有五种复位方式：①上电复位 (POR, Power On Reset)②外部复位脚 (RST) 复位③低电压复位 LVR (Low Voltage Reset) ④软件复位 (Software Reset) ⑤看门狗 (WDT) 复位。

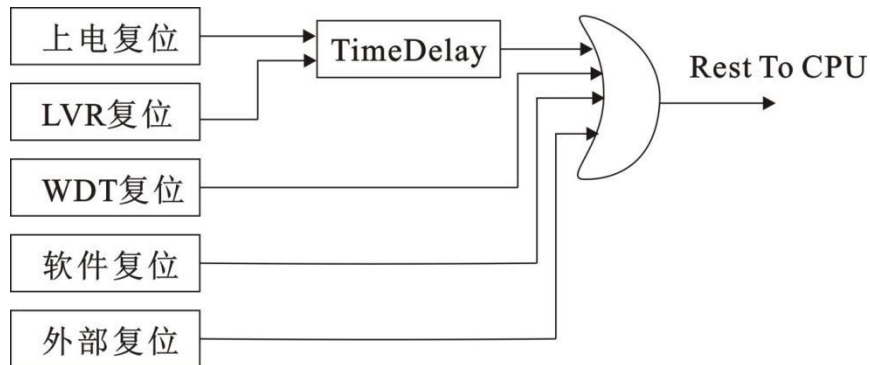


图 8-2 ASM87F081XS 复位系统功能框图

8-3-1. 上电复位 POR

ASM87F081XS 内部集成了专门设计的上电复位 POR 电路模块，以确保可靠上电复位功能。如下图，当芯片内核电源电压 VDDC 上升到 Vsp0 (典型值为 0.6V) 时，内部复位脉冲 POR 信号输出包含了延时滤波(Td,典型值为 100us)，是真正用于系统复位的复位脉冲信号。POR 设计避免了因电源电压毛刺而引起的错误上电复位动作的发生，确保可靠上电复位功能。

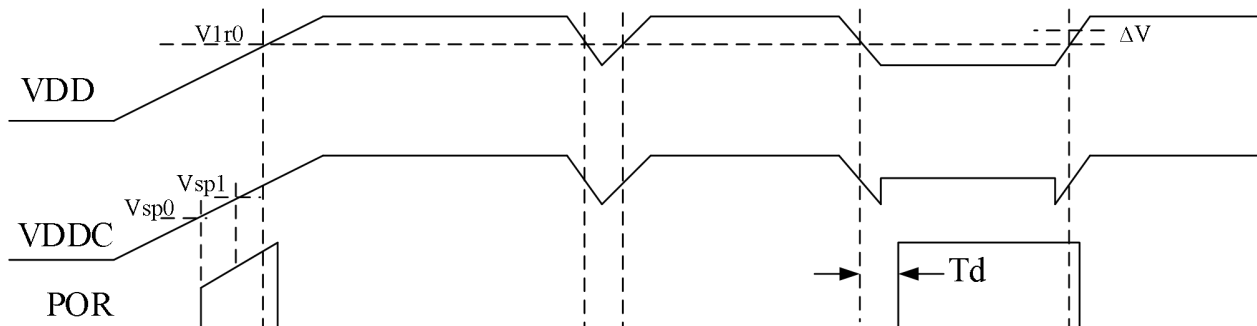


图 8-3 ASM87F081XS 上电复位时序示意图

8-3-2. 外部 RST 复位

外部 RST 复位就是在复位管脚上施加一定宽度的复位脉冲信号（RST 为低电平有效的复位信号，即施加一定宽度的低电平信号，可以作为外部 RST 复位），从而使芯片复位。ASM87F081XS 的复位管脚 RST 与 P0.4 复用，上电时作为复位管脚使用，复位结束后可由软件将其设置为普通 IO 口。

注：系统时钟 f_{sys} 用外部 OSC 时，不支持外部复位。

8-3-3. 低电压复位 LVR

ASM87F081XS 内建低电压复位电路模块，缺省为使能状态。当配置为使能时，电源电压低于设置的复位门限电压，LVR 模块工作并产生复位信号，整个芯片进入复位状态。而当电源电压回升到复位电压门限以上，复位信号释放，芯片重新进入正常工作状态。LVR 复位模块图如下图所示。

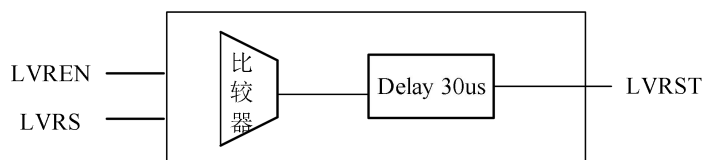


图 8-4 ASM87F081XS 低电压复位模块图

LVRS: LVR 监测电压点选择控制信号(4Bit)，可以设定 16 种检测电压点的任意一种。

LVRST: LVR 输出复位信号，当电源电压低于设置的 LVR 复位电压点，LVR 内部复位脉冲信号输出（高电平），再经过 30us（典型值）延时滤波输出 LVRST 信号。

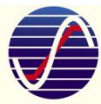
LVREN: LVR 使能控制信号，默认为 0，LVR 处于使能状态。

LVR 的使能控制、复位电压点选择设置的寄存器分别与 ADC 模块的参考源选择寄存器 ADCREF、ADC 模块转换结果低 4 位寄存器 ADCDRL 共用，具体设置如下。

LVR 使能控制（ADC 参考源选择寄存器 ADCREF Bit7）

地址	名称	7	6	5	4	3	2	1	0	上电复位值
A9H	ADCREF	LVREN	ADCPSEL[3]	ADSEL[7]	REFSEL	OFFSETX	OFFSET			0CH
	读/写	W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明
-----	-----	----



7	LVREN	LVR 复位电路使能： 0: 使能 LVR, 上电默认值 1: 关闭 LVR
---	-------	--

LVR 复位电压点选择 (ADC 转换结果低 4 位 ADCDRL Bit 7~4)

地址	名称	7	6	5	4	3	2	1	0	上电复位值
DDH	ADCDRL	LVRSEL[3:0]				ADCDRL[3:0]				00H
读/写		W				R				

位编号	位符号	说明			
7~4	LVRSEL[3:0]	LVR 复位电压点选择			
		LVRS	LVR Point	LVRS	LVR Point
		0000	1.60V	1000	3.15V
		0001	2.06V	1001	3.31V
		0010	2.23V	1010	3.43V
		0011	2.37V	1011	3.62V
		0100	2.53V	1100	3.76V
		0101	2.67V	1101	3.92V
		0110	2.82V	1110	4.08V
		0111	3.00V	1111	4.27V

关于 LVR 模块及其使用，进一步说明如下：

- 1) LVR 在系统上电复位后处于默认使能状态，且默认复位电压检测点为 1.6V；
- 2) 使用 LVR，须先通过 ADCDRL 选择设定的 LVR 复位电压点，然后再通过 ADCREF 打开 LVR。

8-3-4. 软件复位

ASM87F081XS 也可以由软件通过设置软件复位寄存器 SRST 来实现复位。

SRST (F7H) 软件复位控制寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
F7H	SRST	-	-	-	-	-	-	-	SRSTEN	00H
读/写		-	-	-	-	-	-	-	W/R	

位编号	位符号	说明
7~1	-	保留
0	SRSTEN	软件复位使能信号 1: 软件复位; 0: 正常工作; 必须连写 2 次, 才能有效

注：系统时钟 fsys 用外部 OSC 时，不支持软件复位。

8-3-5. 看门狗(WDT)复位

ASM87F081XS 内置 16 位看门狗电路 WDT，时钟源为系统时钟 F_{sys}。其系统结构如下图所示。

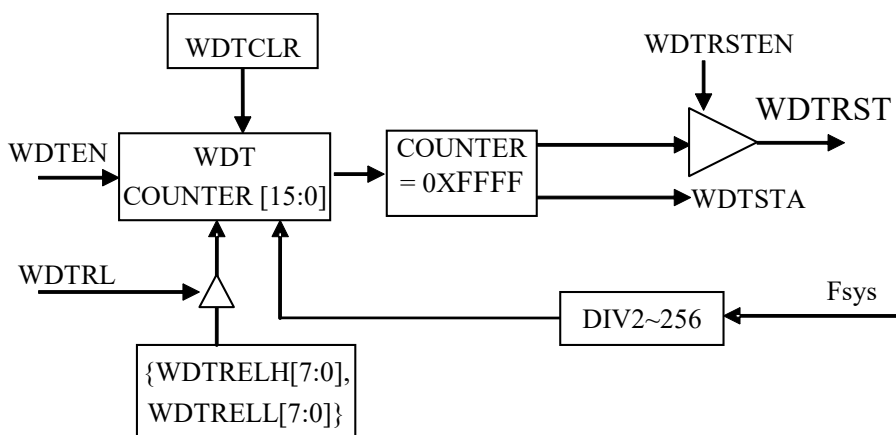


图 8-4 ASM87F081XS 看门狗电路模块图

下面对上图简要说明如下：

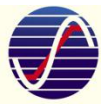
- 1) 看门狗计数器 WDT Counter 为 16 位计数器，可重载初始值 WDTRELH 与 WDTRELL；
- 2) 看门狗计数器输入时钟为系统 CPU 时钟 (F_{sys}) 分频得到，分频系数为 2,4,8,16,32,64,128,256；
- 3) 看门狗计数器 WDT Counter 计数到 0XFFFF 产生溢出，标志位 WDTCON[6] 置位；
- 4) 看门狗计数器溢出时，若看门狗复位使能打开，则输出看门狗复位信号 WDRST，从而复位整个系统。

ASM87F081XS 的 WDT 相关寄存器包括看门狗控制器 (WDTCON)、看门狗重载寄存器 (WDTREL) 等，具体描述如下。

WDTCON (86H)：看门狗控制寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
86H	WDTCON	WDTCLR	WDTSTA	WDTRL	WDRSTEN	WDTEN	FRSEL[2:0]			00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R			

位编号	位符号	说明
7	WDTCLR	看门狗刷新使能，1：刷新看门狗，写完后自动清零
6	WDTSTA	看门狗溢出标志，1：看门狗溢出，0：没有溢出
5	WDTRL	重载允许控制： 1：允许重载 WDTRELL，WDTRELH，从而调整看门狗计数时间； 0：不能重载
4	WDRSTEN	看门狗复位使能控制 1：看门狗系统复位使能打开 0：看门狗复位使能关闭
3	WDTEN	看门狗工作使能 1：看门狗工作使能打开



		0: 看门狗关闭
2~0	FRSEL[2:0]	分频系数选择，如下表所示。

FRSEL[2:0]	分频系数	最大看门狗延时时间（以内置 8M Hz 时钟为例）
000	2	16x1024us≈ 16ms
001	4	32x1024us≈ 32ms
010	8	64x1024us≈ 64ms
011	16	128x1024us≈ 128ms
100	32	256x1024us≈ 256ms
101	64	512x1024us≈ 512ms
110	128	1024x1024us≈ 1s
111	256	2048x1024us≈ 2s

WDTRELL (96H) : 看门狗重载寄存器低 8 位

地址	名称	7	6	5	4	3	2	1	0	上电复位值
96H	WDTRELL	WDTRELL[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

说明：看门狗计数器重载低 8 位，调整看门狗计数时间

WDTRELH (97H) : 看门狗重载寄存器高 8 位

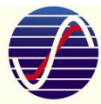
地址	名称	7	6	5	4	3	2	1	0	上电复位值
97H	WDTRELH	WDTRELH[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

说明：看门狗计数器重载高 8 位，调整看门狗计数时间

注：系统时钟 fsys 使用外部 OSC 时，不支持看门狗 WDT 复位 MCU 功能。

8-4. 不同复位方式对寄存器、SRAM 与 PC 指针的影响

复位源	配置寄存器	SFR 寄存器	SRAM	PC 指针
上电复位	默认值	默认值	xxh	00h
LVR 复位	默认值	默认值	xxh	00h
软件复位	不变	默认值	不变	00h
看门狗复位	不变	默认值	不变	00h
外部复位	不变	默认值	不变	00h



9. 省电模式

为减少功耗，ASM87F081XS 提供两种低功耗省电模式：空闲（Idle）模式和掉电（Power-Down）模式，这两种模式都由电源管理控制寄存器 PCON 来控制。PCON 寄存器说明如下。

PCON 寄存器：电源管理控制寄存器*

地址	名称	7	6	5	4	3	2	1	0	上电复位值
87H	PCON	SMOD	-	-	-	-	-	STOP	IDLE	00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明
7	SMOD	UART 波特率控制模式 1: 加倍; 0: 不加倍
6~2	-	保留
1	STOP	掉电模式进入使能, 1: 进入掉电模式; 0: 正常模式
0	IDLE	空闲模式进入使能, 1: 进入省电模式; 0: 正常模式

注：PCON 寄存器通过 ORL 运算指令进行赋值。

9-1. 空闲模式(Idle)

空闲模式能够降低系统功耗，在此模式下，程序中止运行，CPU 时钟停止，但外部设备时钟继续运行。ASM87F081XS 进入空闲工作状态以后，CPU 在确定的状态下停止，并在进入空闲模式前所有 CPU 的状态都被保存，如 PC，PSW，SFR，RAM 等。在空闲模式状态下，ASM87F081XS 各组成模块的工作状态如下：

- CPU 停止工作
- 时钟模块工作
- 其它外设（TIMER0、TIMER1、PWM、ADC、UART 等）工作

ASM87F081XS 进入 Idle 工作状态的方法是，设置 PCON[0]=1，则下一指令周期进入 Idle 省电模式。将 ASM87F081XS 从 Idle 状态唤醒，则有以下两种方式：

- (1) 外部中断唤醒，继续执行程序；
- (2) 外部复位，程序重新载入，程序代码从地址 00H 开始读取。

9-2. 掉电模式（Power-Down）

掉电模式也称睡眠模式，掉电模式可以使 ASM87F081XS 进入功耗非常低的状态。掉电模式将停止 CPU 和外围设备的所有时钟信号。在进入掉电模式前所有 CPU 的状态都被保存，如 PC，PSW，SFR，RAM 等。ASM87F081XS 进入掉电模式工作状态以后，各组成模块的工作状态如下：

- CPU 停止工作
- 时钟模块停止工作
- 所有外设停止工作

ASM87F081XS 进入掉电模式工作状态的方法是，设置 PCON[1]=1，则下一指令周期 CPU 即进入掉电省电模式。将 ASM87F081XS 从掉电模式状态唤醒，则有以下两种方式：

- (1) 外部中断低电平触发唤醒，继续执行程序；

(2) 外部复位，程序重新载入，程序代码从地址 00H 开始读取。

9-3. 深度睡眠方式

ASM87F081XS 另外提供了一种极低功耗的深度睡眠模式。该模式仅提供极小的供电能力，以保持 SRAM 存储内容，其他所有模块均处于关闭状态。深度睡眠方式涉及到五个寄存器，分别为 AUXCON、ADCREFL、OSCM、ADCIN_EN、ADCFG0。其中 ADCREF 寄存器的 LVREN 设置为 1，REFSEL 设置为“000”；OSCM 寄存器的 LDOEN 设置为“1”；ADCIN_EN 的 VREF_EN 设置为“1”；同时配置好深度睡眠模式进入寄存器 AUXCON(bit6 和 bit2，配置为“1”)；ADCCFG0 中的 SH_CTR[1:0]配置为“11”。深度睡眠模式进入寄存器 AUXCON (D8H) 简要说明如下。

AUXCON(D8H):

地址	名称	7	6	5	4	3	2	1	0	上电复位值
D8H	AUXCON	-	PDFL	-	AD_Thresh	PINOSC	PRST	INT1SEL	INT0SEL	00H
	读/写		W/R			W/R	W/R	W/R	W/R	

位编号	位符号	说明
7	-	保留
6	PDFL	深度睡眠模式使能，1：深度睡眠模式，0：睡眠模式
5	-	保留，其值须保证为“0”，若配置成“1”，会出现未知状况。
4	AD_Thresh	AD 阈值使能控制位，1：使能 ADC 阈值比较功能，0 禁止 ADC 阈值比较功能
3	PINOSC	晶振管脚(P0.2/P0.3)属性设置，0：P0.2/ P0.3 为普通 IO，1：P0.2/P0.3 为晶振 Pad
2	PRST	外部复位管脚(P0.4)属性设置，1：P0.4 为普通 IO，0：P0.4 为外部复位管脚
1	INT1SEL	外部中断 1 边沿选择，0：下降沿；1：上升沿
0	INT0SEL	外部中断 0 边沿选择，0：下降沿；1：上升边

注：深度睡眠模式关闭所有电源，包括内置 LDO 电源与 Flash 电源，LVR 功能不能使用。唤醒方式和掉电模式一样。IDLE 模式唤醒可通过边沿或低电平触发唤醒，掉电模式和深度睡眠模式只支持低电平触发唤醒。

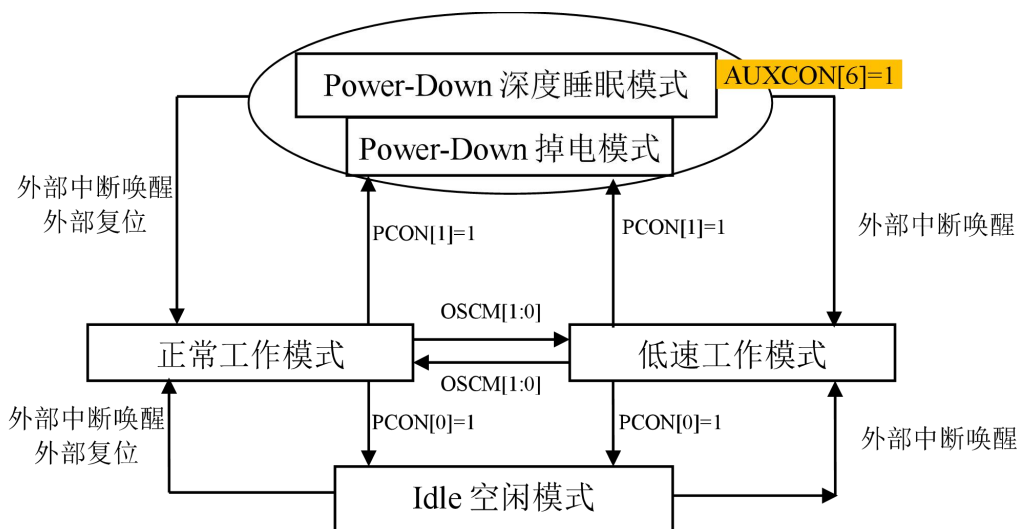
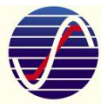


图 9-1 ASM87F081XS 工作模式转换示意图



9-4. 唤醒时间

不管 CPU 选用内部 RC 振荡时钟还是外部时钟，ASM87F081XS 进入掉电模式以后的时钟模块都是处于停止状态的。ASM87F081XS 从睡眠模式被唤醒时，需要等待一定时间以使时钟振荡电路进入稳定工作状态，从而整个芯片系统再进入正常工作状态。这一等待时间称之为唤醒时间，ASM87F081XS 掉电模式的唤醒时间是 1024 个时钟周期。

由于 ASM87F081XS 的空闲模式不关闭时钟模块，所以从空闲模式中唤醒不需要唤醒时间。

10. 中断系统

ASM87F081XS 系列单片机提供了 7 个中断源以及多达 10 个的中断 IO 口。这 7 个中断源分为 2 个中断优先级，并可以单独分别设置为高优先级或者低优先级。每个中断分别有独立的优先级设置位、中断标志、中断向量和使能位，总的使能位 EA 可以实现所有中断的打开或者关闭。

- 7 个中断源
- 5 个内中断：Timer0、Timer1、PWM、UART 与 ADC
- 共计 10 个外部中断 IO 口，分别是 INT0/P0.0、INT1/P0.1、EX0/P0.2、EX1/P0.3、EX2/P1.0、EX3/P1.1、EX4/P1.2、EX5/P1.3、EX6/P1.4、EX7/P1.5，对应两个外部中断程序入口。其中 P0.0/P0.1 中断可选择低电平触发或者边沿触发，其他 IO 中断支持低电平触发。
- 两级中断优先级可设

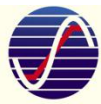
10-1. 中断源和中断向量

ASM87F081XS 的中断源、中断向量以及相关控制位如下表所示。

中断源	中断发生时间	向量地址	允许位	优先级	优先级控制	中断号 (C51)	能否唤醒掉电模式
INT0/EX0/EX1/EX2/EX3	外部中断 0 发生	0003H	EX0	IP[0]	1(高)	0	能
Timer0	定时器 0 溢出	000BH	ET0	IP[1]	2	1	不能
INT1/EX4/EX5/EX6/EX7	外部中断 1 发生	0013H	EX1	IP[2]	3	2	能
Timer1	定时器 1 溢出	001BH	ET1	IP[3]	4	3	不能
UART	UART 接收完成	0023H	UART	IP[4]	5	4	不能
PWM	PWM 溢出	002BH	PWM	IP[5]	6	5	不能
ADC	ADC 转换结束	0033H	ADC	IP[6]	7(低)	6	不能

注：

- 1) INT0/EX0/EX1/EX2/EX3 共用中断矢量 03H，INT1/EX4/EX5/EX6/EX7 共用中断矢量 13H。
- 2) EX0/EX1/EX2/EX3; EX4/EX5/EX6/EX7 需要通过控制寄存器 INTEXT_CTRL 使能，也需要通过查询（查询 INTEXT_F）的方法确定中断源。



中断源	向量地址	允许位	标志位	优先级	中断号(C51)
RESET	0000H	-	-	0	-
INT0/EX0/EX1/ EX2/EX3	0003H	EX0	EX0	1	0(高)
Timer0	000BH	ET0	TF0	2	1
INT1/EX4/EX5/ EX6/EX7	0013H	EX1	EX1	3	2
Timer1	001BH	ET1	TF1	4	3
UART	0023H	ES	UART	5	4
PWM	002BH	INTF	OVF	6	5
ADC	0033H	EADC	EOCO	7	6(低)

在 EA=1 及各中断使能控制为 1 的情况下，各中断发生情况如下：

定时器中断：Timer0 和 Timer1 溢出时会产生中断并将中断标志 TF0 和 TF1 置为“1”，当单片机响应对应定时器中断时，中断标志 TF0 和 TF1 会被用户软件来清零。

PWM 中断：当 PWM 计数器溢出时（PWM 计数器计数值超过 PWMPR），OVF 位(PWM 中断标志位)会被硬件自动置“1”，PWM 中断产生。在响应 PWM 中断后，硬件并不会自动清除 OVF 位，PWM 中断标记位必须由用户程序负责清除。

ADC 中断：ADC 中断的发生时间为 ADC 转换完成时，其中断标志就是 ADC 转换结束标志 EOCO（ADCCSR[4]）。当使用者设定 ADC_START 开始转换前，EOCO 必须由用户程序负责清除为“0”；当转换完成后，EOCO 会被硬件自动置为“1”。使用者在 ADC 中断发生之后，进入中断服务程序后，硬件不会自动清除 EOCO，必须由用户程序负责清除。

外部 IO 中断 INT_x(x=0~1)：外部 IO 中断共用两个中断向量，当外部 IO 中断口有中断条件发生时，外部中断就发生了。这 2 个外部中断标志是系统隐藏式的，不需要用户做处理，硬件会自动清除。P0.0/P0.1 对应的外部中断，可通过设置 SFR 将其设置成边沿触发，也可设置成低电平触发；其他 IO 中断，支持低电平触发。用户还可通过 IP 寄存器来设置每个中断的优先级级别。外部 IO 中断 INT0~1 的低电平触发还可以唤醒单片机的睡眠(Powerdown)状态。

10-2. 中断优先级

ASM87F081XS 单片机的中断具有两个中断优先级，这些中断源的请求可编程为高优先级中断或者低优先级中断，即可实现两级中断服务程序的嵌套。一个正在执行的低优先级中断能被高优先级中断请求所中断，但不能被另一个同一优先级的中断请求所中断，一直执行到结束，遇到返回指令 RETI，返回主程序后再执行一条指令才能响应新的中断请求。也就是说

- 1) 低优先级中断可被高优先级中断请求所中断，反之不能；
- 2) 任何一种中断，在响应过程中，不能被同一优先级的中断请求所中断。

中断查询顺序：ASM87F081XS 单片机的同一优先级中断，如果同时来几个中断，则中断响应的优先顺序同标准 8051 中的中断查询号相同，即查询号小的会优先响应，查询号大的会慢响应。



10-3. 中断处理流程

当一个中断产生并且被 CPU 响应，则主程序运行被中断，将执行下述操作：

1. 当前正在执行的指令执行完；
2. PC 值被压入堆栈，保护现场；
3. 中断向量地址载入程序计数器 PC；
4. 执行相应的中断服务程序；
5. 中断服务程序结束并 RETI；
6. 将 PC 值退栈，并返回执行中断前的程序。

在此过程中，系统不会立即执行其它同一优先级的中断，但会保留所发生的中断请求，在当前中断处理结束后，再执行一条指令，之后转去执行新的中断请求。

10-4. 中断相关寄存器

10-4-1. IE (A8H) 中断使能控制寄存器

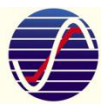
地址	名称	7	6	5	4	3	2	1	0	上电复位值
A8H	IE	EA	EADC	EPWM	ES	ET1	EX1	ET0	EX0	00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明		
7	EA	中断使能总开关	1: 使能	0: 关闭
6	EADC	ADC 中断使能	1: 使能	0: 关闭
5	EPWM	PWM 中断使能	1: 使能	0: 关闭
4	ES	串口中断使能	1: 使能	0: 关闭
3	ET1	定时器 1 中断使能	1: 使能	0: 关闭
2	EX1	外部中断 1 使能	1: 使能	0: 关闭
1	ET0	定时器 0 中断使能	1: 使能	0: 关闭
0	EX0	外部中断 0 使能	1: 使能	0: 关闭

10-4-2. IP (B8H) 中断优先级寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
B8H	IP	IP[7]	IPADC	IPPWM	IPS	IPT1	IPX1	IPT0	IPX0	00H
读/写			W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明		
7	-	保留		
6	IPADC	ADC 中断优先级	1: 切换到高优先级;	0: 默认优先级
5	IPPWM	PWM 中断优先级	1: 切换到高优先级;	0: 默认优先级
4	IPS	UART 中断优先级	1: 切换到高优先级;	0: 默认优先级
3	IPT1	定时器 1 中断优先级	1: 切换到高优先级;	0: 默认优先级
2	IPX1	外部中断 1 中断优先级	1: 切换到高优先级;	0: 默认优先级



1	IPT0	定时器 0 中断优先级	1: 切换到高优先级;	0: 默认优先级
0	IPX0	外部中断 0 中断优先级	1: 切换到高优先级;	0: 默认优先级

10-4-3. INTEXT_CTRL(8FH) : 外部中断控制寄存器

除 INT0、INT1 外，另 8 个外部中断 IO 口，分别对应 EX0/P0.2、EX1/P0.3、EX2/P1.0、EX3/P1.1、EX4/P1.2、EX5/P1.3、EX6/P1.4、EX7/P1.5 共享 03H，13H 中断入口。

地址	名称	7	6	5	4	3	2	1	0	上电复位值
8FH	INTEXT_CTRL	P15EX	P14EX	P13EX	P12EX	P11EX	P10EX	P03EX	P02EX	00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明	
7	P15EX	1: P1.5 外部中断 EX7 使能	0: P1.5 外部中断禁止
6	P14EX	1: P1.4 外部中断 EX6 使能	0: P1.4 外部中断禁止
5	P13EX	1: P1.3 外部中断 EX5 使能	0: P1.3 外部中断禁止
4	P12EX	1: P1.2 外部中断 EX4 使能	0: P1.2 外部中断禁止
3	P11EX	1: P1.1 外部中断 EX3 使能	0: P1.1 外部中断禁止
2	P10EX	1: P1.0 外部中断 EX2 使能	0: P1.0 外部中断禁止
1	P03EX	1: P0.3 外部中断 EX1 使能	0: P0.3 外部中断禁止
0	P02EX	1: P0.2 外部中断 EX0 使能	0: P0.2 外部中断禁止

10-4-4. INTEXT_F(9EH) : 外部中断标志寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
9EH	INTEXT_F	P15EF	P14EF	P13EF	P12EF	P11EF	P10EF	P03EF	P02EF	00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明	
7	P15EF	1: P1.5 外部中断 EX7 标志, 对应 13H 中断向量	0: P1.5 无中断申请
6	P14EF	1: P1.4 外部中断 EX6 标志, 对应 13H 中断向量	0: P1.4 无中断申请
5	P13EF	1: P1.3 外部中断 EX5 标志, 对应 13H 中断向量	0: P1.3 无中断申请
4	P12EF	1: P1.2 外部中断 EX4 标志, 对应 13H 中断向量	0: P1.2 无中断申请
3	P11EF	1: P1.1 外部中断 EX3 标志, 对应 03H 中断向量	0: P1.1 无中断申请
2	P10EF	1: P1.0 外部中断 EX2 标志, 对应 03H 中断向量	0: P1.0 无中断申请
1	P03EF	1: P0.3 外部中断 EX1 标志, 对应 03H 中断向量	0: P0.3 无中断申请
0	P02EF	1: P0.2 外部中断 EX0 标志, 对应 03H 中断向量	0: P0.2 无中断申请

11. 定时器 Timer0/Timer1

ASM87F081XS 单片机内部有两个 16 位定时器/计数器分别称为 T0 和 T1，它们具有计数方式和定时方式两种工作模式。特殊功能寄存器 TMOD 中有一个控制位 C/Tx 来选择 T0 和 T1 是定时器还是计数器。它们本质上都是一个加法计数器，只是计数的来源不同。定时器的来源为系统时钟或者其分频时钟，但计数器的来源为外部管脚的输入脉冲。GATE_x 和 TR_x 是 T0 和 T1 在定时器/计数器模式计数的开关控制。

计数器模式下，P0.0/TC0 和 P0.1/TC1 管脚上的每出现一个脉冲，T0 和 T1 的计数值分别增加 1。

定时器模式下，可通过特殊功能寄存器 TCON 来选择 T0 和 T1 的计数来源是 F_{sys} 的 1~16 分频，缺省情况下，是 F_{sys}/12。

定时器/计数器 T0 有如下 4 种工作模式，定时器/计数器 T1 有如下 4 种模式的前 3 种工作模式（模式 3 不支持）：

模式 0：13 位定时器/计数器模式

模式 1：16 位定时器/计数器模式

模式 2：8 位自动重载模式

模式 3：两个 8 位定时器/计数器模式

在上述 4 种模式中，T0 和 T1 都支持的模式有模式 0、模式 1、模式 2，T0 支持模式 3，T1 不支持模式 3。

11-1. 功能框图

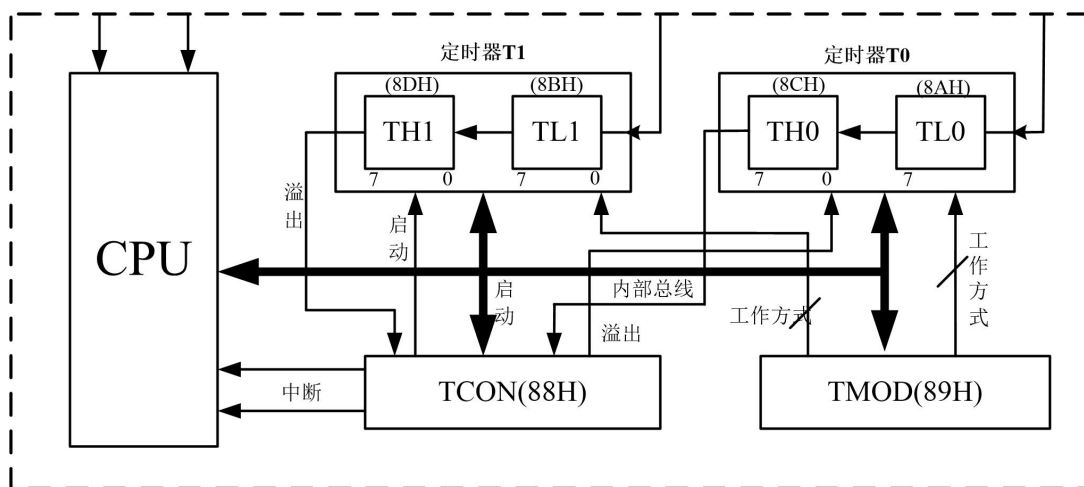
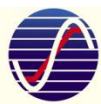


图 11-1 ASM87F081XS 定时器/计数器功能框图

11-2. 控制寄存器

Timer0/1 相关控制寄存器如下：

符号	地址	说明	7	6	5	4	3	2	1	0	上电复位值	
TCON	88H	定时器控制寄存器	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	00H	
TMOD	89H	定时器模式寄存器	GATE	C/T1	M11	M01	GATE0	C/T0	M10	M00	00H	
TL0	8AH	定时器 0 低 8 位										00H
TL1	8BH	定时器 1 低 8 位										00H
TH0	8CH	定时器 0 高 8 位										00H



TH1	8DH	定时器 1 高 8 位			00H
TMCON	8EH	定时器频率控制寄存器	CKDIV1	CKDIV0	BBH
			-		

11-2-1. TMOD (89H): 定时器工作模式寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
89H	TMOD	GATE1	C/T1	M11	M10	GATE0	C/T0	M01	M00	00H
	读/写	W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

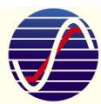
位编号	位符号	说明
7	GATE1	T1 门控制位。1: C/T1 的启动受双重控制, 即要求 TR1 和 INT1 同时为高。 0: C/T1 的启动仅受 TR1 控制。
6	C/T1	T1 定时器/计数器选择位。C/T1=1, 为计数器方式; C/T1=0, 为定时器方式。
5	M11	T1 模式选择, 定时器/计数器的 4 种工作方式由 M11M01 设定。
4	M10	00: 13 位定时器/计数器, TL1 高 3 位无效 01: 16 位定时器/计数器, TL1 和 TH1 全有效 10: 8 位自动重装载定时器, 溢出时将 TH1 存放的值自动重装载入 TL1 11: 定时器/计数器 1 无效 (停止计数)
3	GATE0	T0 门控制位。1: C/T0 的启动受双重控制, 即要求 TR0 和 INT0 同时为高。 0: C/T0 的启动受 TR0 控制。
2	C/T0	T0 定时器/计数器选择位。C/T0=1, 为计数器方式; C/T0=0, 为定时器方式。
1	M01	T0 模式选择, 定时器/计数器的 4 种工作方式由 M10M00 设定。
0	M00	00: 13 位定时器/计数器, TL0 高 3 位无效 01: 16 位定时器/计数器, TL0 和 TH0 全有效 10: 8 位自动重装载定时器, 溢出时将 TH0 存放的值自动重装载入 TL0 11: 定时器 0 此时作为双 8 位定时器/计数器。TL0 作为一个 8 位定时器/计数器, 由标准定时器 0 的控制位控制 (TCON 寄存器); TH0 仅作为一个 8 位定时器, 由定时器 1 的控制位控制 (TCON 寄存器)。

注:

TMOD 寄存器中 TMOD[0]~TMOD[3]是设置 T0 工作模式; TMOD[4]~TMOD[7]是设置 T1 的工作模式。定时器 and 计数器 Tx 功能由特殊功能寄存器 TMOD 的控制位 C/Tx 来选择, Mx1 和 Mx0 都是用来选择 C/Tx 的工作模式。

11-2-2. TCON(88H): 定时器控制寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位
88H	TCON	TF1	TR1	TF0	TR0	IE1	IT1	IE0	IT0	00H
	读/写	W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	



位编号	位符号	说明
7	TF1	定时器 1 溢出标志位。当定时器 1 计满溢出时，由硬件使 TF1 置“1”，并且申请中断，在中断服务中必须通过软件清零此标志位。
6	TR1	定时器 1 运行控制位。由软件清“0”关闭定时器 1。当 GATE=1，且 INT1 为高电平时，TR1 置“1”启动定时器 1；当 GATE=0，TR1 置“1”启动定时器 1
5	TF0	定时器 0 溢出标志。其功能及操作情况同 TF1
4	TR0	定时器 0 运行控制位。其功能及操作情况同 TR1
3	IE1	外部中断 1 请求标志。1：外部中断 0：请求发生，请求发生后自动清零
2	IT1	外部中断 1 触发方式选择位，1：边沿触发；0：低电平触发
1	IE0	外部中断 0 请求标志。1：外部中断 0：请求发生，请求发生后自动清零
0	IT0	外部中断 0 触发方式选择位，1：边沿触发；0：低电平触发

11-2-3. TH1/TH0：定时器 0/1 高 8 位

地址	名称	7	6	5	4	3	2	1	0	上电复位值
8CH	TH0	TH0[7:0]								00H
8DH	TH1	TH1[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

11-2-4. TL1/TL0：定时器 0/1 低 8 位

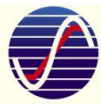
地址	名称	7	6	5	4	3	2	1	0	上电复位值
8AH	TL0	TL0[7:0]								00H
8BH	TL1	TL1[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

11-2-5. TMCON：定时器频率控制寄存器

ASM87F081XS 的指令为单周期指令，这一点和传统的 12 个时钟周期为 1 个指令周期的 8051 单片机有所不同，Timer0/1 的计数时钟可以通过 TMCON 寄存器配置获得。

地址	名称	7	6	5	4	3	2	1	0	上电复位
8EH	TMCON	CKDIV1				CKDIV0				BBH
读/写		W/R				W/R				

位编号	位符号	说明
7~4	CKDIV1	定时器 1 时钟输入，即作为 TIMER1 计数的时钟输入： 4'b0000：系统频率作为 TIMER1 计数时钟输入



		4'b0001: 2 分频, 系统频率 2 分频后送给 TIMER1 做时钟输入 4'b0010: 3 分频, 4'b1111: 16 分频...
3~0	CKDIV0	定时器 0 时钟输入, 即作为 TIMER0 计数的时钟输入: 4'b0000: 系统频率作为 TIMER0 计数时钟输入 4'b0001: 2 分频, 系统频率 2 分频后送给 TIMER0 做时钟输入 4'b0010: 3 分频, 4'b1111: 16 分频...

11-3. 工作模式

当定时器/计数器为定时工作方式时, 计数器的加 1 信号由振荡器的 N 分频信号产生, 即每过 N 个系统时钟, 计数器加 1, 直至计满溢出为止。计数频率最快可以设置为 F_{sys} ; 而最慢可以设置为 $F_{sys}/16$ 。

如前所述, ASM87F081XS 的 Timer0/1 各有四种工作模式, 具体说明如下表所示。

模式	工作方式	功能描述
00	工作方式 0	13 位计数器
01	工作方式 1	16 位计数器
10	工作方式 2	自动再装入 8 位计数器
11	工作方式 3	定时器 0: 分成两个 8 位计数器 定时器 1: 停止计数

下面就TIMER0 (T0) 的工作模式为例, 进一步说明如下。

ASM87F081XS的定时器/计数器T0和T1可选择四种工作模式, 即模式0、模式1、模式2、模式3。

在模式0、1和2时, T0和T1的工作模式相同; 在模式3时, 两个定时器的的工作模式不同。

模式0是一个13位定时器/计数器。

在这种模式下, 16位寄存器TH0和TL0, 只用13位, 其中TL0的高3位未用, 其余位占整个13位的低5位, TH0占高8位。

当TL0的低5位溢出时, 向TH0进位, 而TH0溢出时向中断标志TF0进位, 即硬件置位TF0, 并申请中断(ET0)。

模式1是一个16位定时器/计数器。

模式2是一个8位定时器/计数器, TH0/TH1作为重载寄存器。TL1/TL0作为8位计数器

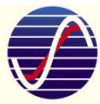
当C/T=0时:

T0对系统时钟的分频时钟进行计数, 即工作于定时方式。

当C/T=1时:

控制开关使引脚TC0(INT0/P0.0)与13位计数器相连, 外部计数脉冲由引脚TC0(INT0/P0.0)输入。

当外部信号电平发生“1”到“0”跳变时, 计数器加1, 这时, T0成为外部事件计数器。这就是计数工作方式。



GATE=0时，或门输出点电位为常“1”，或门被封锁，于是，引脚INT0(TC0/P0.0)输入信号无效。这时或门输出“1”打开与门，与门输出端电位取决于TR0状态，于是由TR0一位就可控制计数器开关开启或关断。

若软件使TR0置1，便接通计数开关，启动T0在原值上加1计数，直至溢出。溢出时，13位寄存器清0，TF0置位，并申请中断，T0仍从0重新开始计数。若TR=0，则关断计数开关，停止计数。

当GATE=1时，或门输出取决于INT0(TC0/P0.0)引脚的输入电平。仅当INT0输入高电平且TR0=1时，与门输出高电平，使计数开关闭合，T0开始计数，当INT0由1变0时，T0停止计数。这一特性可以用来测量在INT0端出现的正脉冲的宽度。

各种工作方式结构如下图所示：

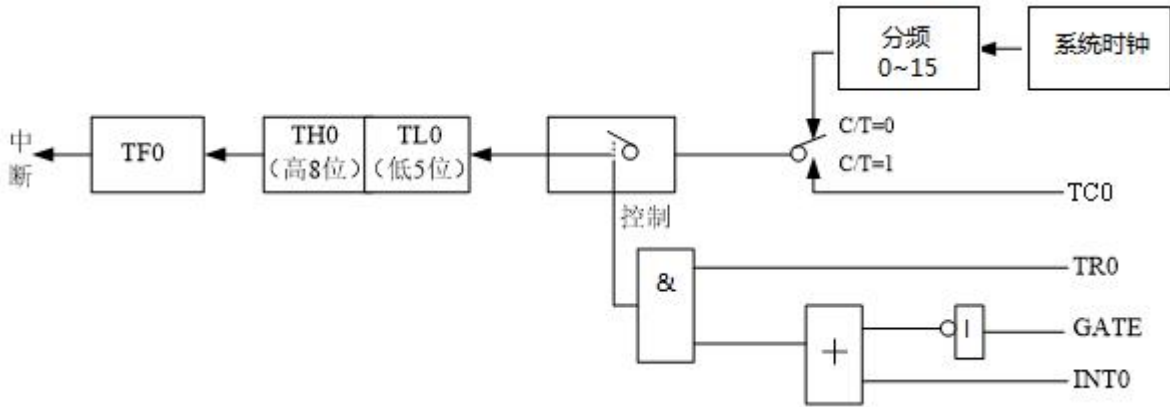


图11-2 T0/T1 方式0结构

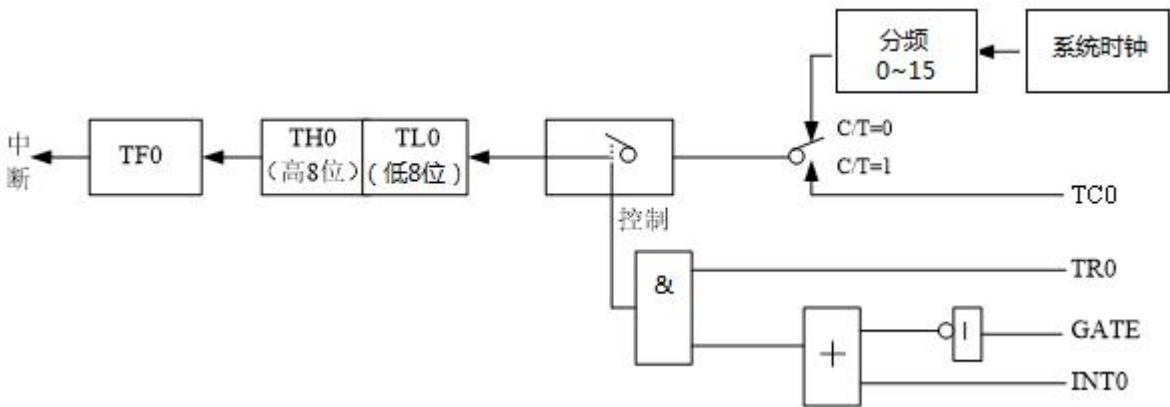
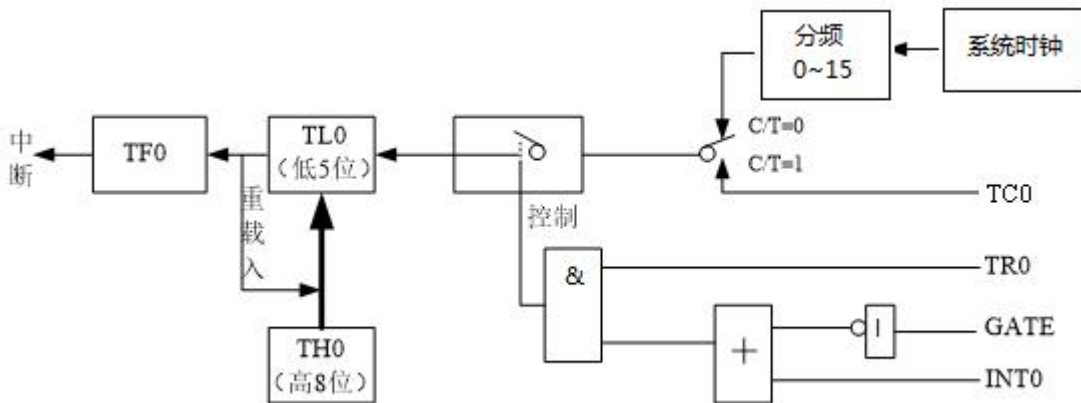


图11-3 T0/T1 方式1结构



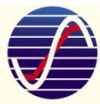


图11-4 T0/T1 方式2结构

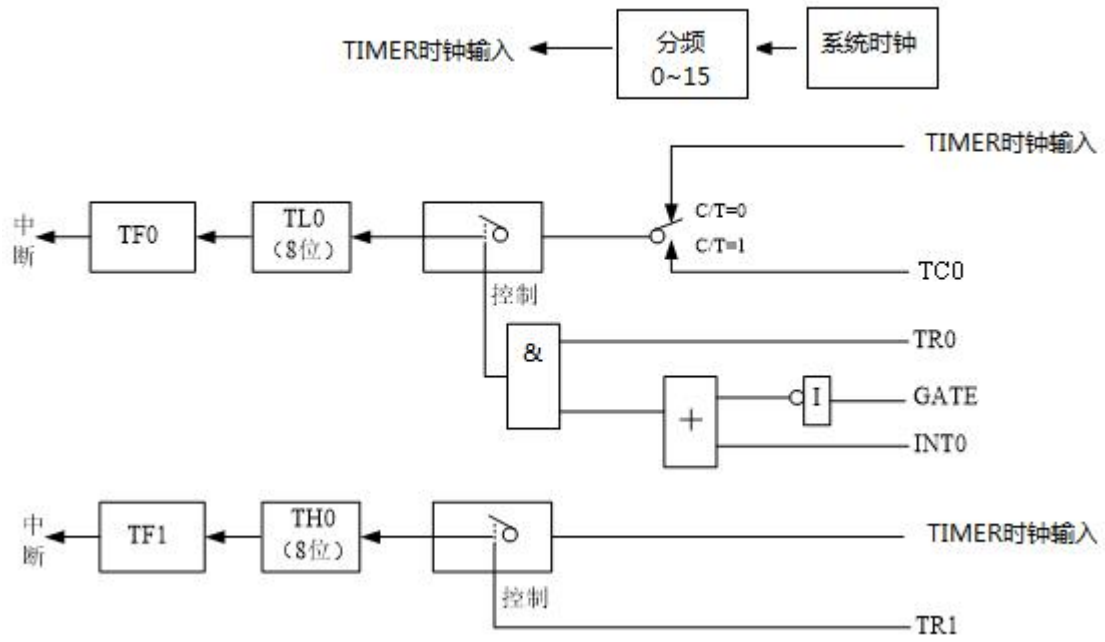


图11-5 T0 方式3结构

12. UART 单元

12-1. 概述

ASM87F081XS 的 UART (串行端口) 是全双工的, 即它可同时发送及接收, 同时带有接收缓冲, 所以前一接收字节从 SBUF 寄存器内读出之前可开始接收下一字节。但是如果下一字节接收完毕而前一字节仍未读出, 则前一字节将被丢失。串行端口接收及发送寄存器均通过 SBUF 访问。对 SBUF 写操作则装入发送寄存器, 读 SBUF 则访问一个物理上分开的接收寄存器。

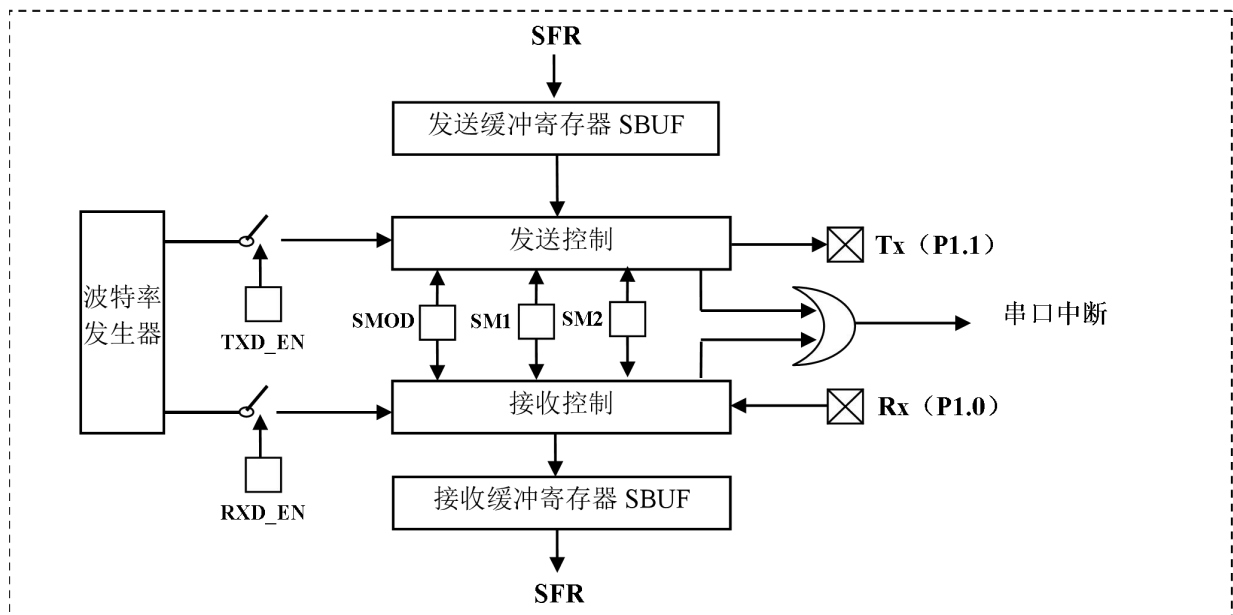


图12-1 UART功能方框图

12-2. 功能描述

ASM87F081XS 的 UART 有如下 4 种可选工作模式:

1) 模式 0

串行数据通过 Rx 进出。Tx 输出时钟。每次发送或接收以 LSB (低位) 作首位, 每次 8 位。波特率固定为 MCU 时钟频率的 $1/2(F_{sys}/2)$ 。

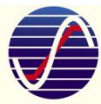
2) 模式 1

Tx 脚发送, Rx 脚接收, 每次数据为 10 位, 一个起始位 (逻辑 0), 8 个数据位 (LSB 作首位) 及一个停止位 (逻辑 1)。当接收数据时, 停止位存于 SCON 的 RB8 内, 波特率可变, 由定时器 1 溢出速率决定。

3) 模式 2

Tx 脚发送, Rx 脚接收, 每次数据为 11 位, 一个起始位 (逻辑 0), 8 个数据位 (LSB 作首位), 一个可编程第 9 位数据及一个停止位 (逻辑 1)。

发送时, 第 9 个数据位 (SCON 内 TB8 位) 可置为 0 或 1。例如奇偶位 (PSW 内 P 位) 移至 TB8。接收时, 第 9 位数据存入 SCON 的 RB8 位, 停止位忽略。波特率可编程为 MCU 时钟频率的 $1/32$ 或 $1/64$, 由 PCON 内 SMOD 位决定。



4) 模式 3

Tx 脚发送, Rx 脚接收, 每次数据为 11 位, 一个起始位 (逻辑 0), 8 个数据位 (LSB 为首位), 一可编程的第 9 位数据及一个停止位。事实上模式 3 除了波特率外均与模式 2 相同。其波特率可变并由定时器 1 溢出率决定。

在上述 4 种模式中, 发送过程是以一条写 SBUF 作为目标寄存器的指令开始的, 模式 0 时接收过程开始应设置 RI=0 及 REN=1, 其它模式下如若 REN=1 则通过起始位初始化。

12-3. 控制寄存器

12-3-1. SCON(98H): UART 控制寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
98H	SCON	SM0	SM1	SM2	REN	TB8	RB8	TI	RI	00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明
7	SM0	模式控制位 0
6	SM1	模式控制位 1
5	SM2	模式控制位 2, 多机通讯控制位
4	REN	UART 接收使能
3	TB8	模式 2,3 的 第 9 位发送控制位
2	RB8	模式 2,3 的 第 9 位接收控制位
1	TI	UART 发送中断标志
0	RI	UART 接收中断标志

SM0、SM1: 模式控制, 见下表:

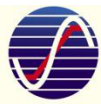
模式	SM0	SM1	UART 工作模式	
模式 0	0	0	同步移位寄存器, 波特率 $F_{sys}/2$ 。	
模式 1	0	1	8 位 UART, 波特率可变	
模式 2	1	0	9 位 UART, 波特率 $F_{sys}/64$ 或 $F_{sys}/32$	
			SMOD	Baud Rate
			0	$F_{sys}/64$
		1	$F_{sys}/32$	
模式 3	1	1	9 位 UART, 波特率可变	

注: 可变波特率设计时参照公式 (定时器 1 需工作于 8 位自动装载方式):

- $Baud\ Rate = 2^{smod} \times F_{sys} / (32 \times TDIV \times (256 - TH1))$
- $TH1 = 256 - (F_{sys} \times 2^{smod}) / (TDIV \times 32 \times Baud)$

说明:

- 1) TH1 是定时器 Timer1 的高 8 位。



2) TDIV 是 Timer1 时钟对系统时钟 fsys 的分频比, Timer1 时钟默认为系统时钟 12 分频, 此时 TDIV=12, 建议 Timer1 作 UART 波特率用时, Timer 时钟设置成系统时钟 1 分频, 此时 TDIV=1

SM2: 多机通信控制位, 多机通信是工作于方式 2 和方式 3, SM2 位主要用于方式 2 和方式 3。接收状态, 当串行口工作于方式 2 或 3, 以及 SM2=1 时, 只有当接收到第 9 位数据 (RB8) 为 1 时, 才把接收到的前 8 位数据送入 SBUF, 且置位 RI 发出中断申请, 否则会将接收到的数据放弃。当 SM2=0 时, 就不管第 9 位数据是 0 还是 1, 都会将数据送入 SBUF, 并发出中断申请。

12-3-2. SBUF(99H): UART 数据寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
99H	SBUF	SBUF[7:0]								00H
	读/写	W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

13. 8 位 PWMC

ASM87F081XS 带有 PWM 控制器 (PWMC)，内部带有一个 8 位独立计数器，可以支持 5 路独立的 PWM 输出，完成 5 路 PWM 控制功能。该 PWMC 主要功能如下：

- (1) 提供 8 位 PWM 精度；
- (2) PWM0~PWM4 周期相同，占空比可单独设置（使能互补功能时，PWM5 可输出波形）；
- (3) PWM 输出极性可由寄存器设置；
- (4) 提供 1 个 PWM 溢出中断；
- (5) PWM 带有 4bit 死区单元 (DB, Deadband)，死区单元使能后，在电机控制中可以防止电机短路导通。

该 PWMC 可使用周期寄存器 PWMPR 来控制 PWM 输出波形的周期，占空比的调整则由比较寄存器 PWMCRx 来实现，PWMMRx 管理寄存器控制 PWMC 工作模式。

13-1. PWM 结构框图

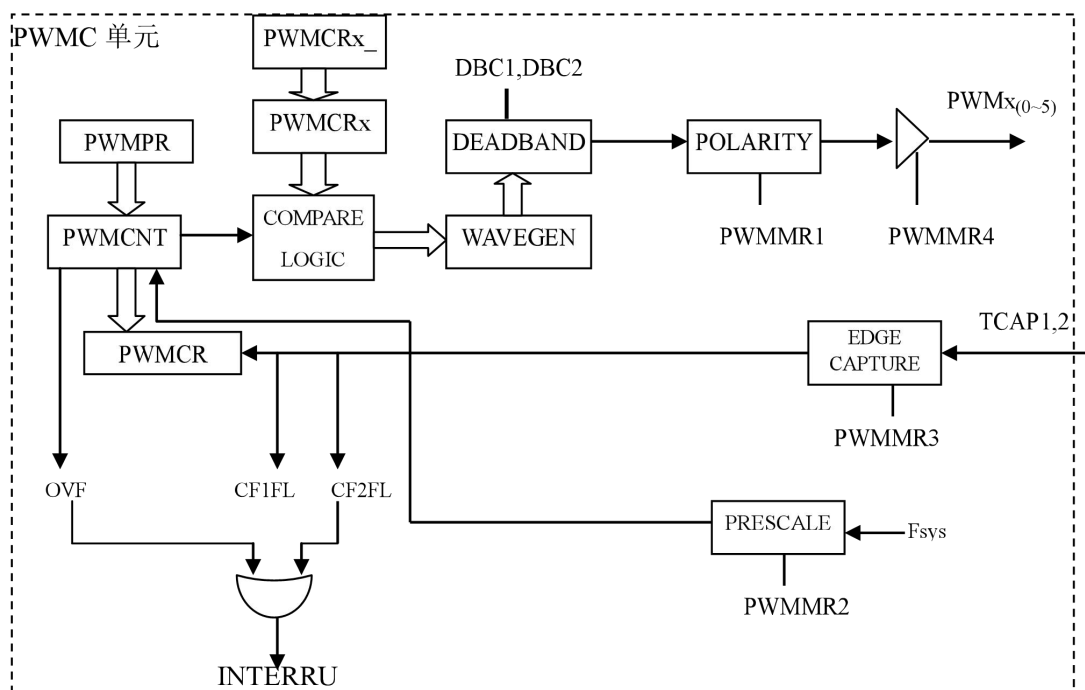
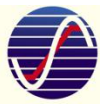


图 13-1 PWMC 结构框图

注：PWMCRx_ 是 PWMCRx 的阴影寄存器，对应同一个地址。

ASM87F081XS 的 PWMC 模块功能框图如图 13-1 所示，其各组成部分及其功能简述如下：

- (1) 预分频器 PRESCALE 为 8 位计数器，可配置成分频系数 F_{sys} 、 $F_{sys}/2$ 、 $F_{sys}/4$ 、... $F_{sys}/256$ (PWMMR2)；
- (2) 计数器 PWCNT 是 8 位计数器，递增计数；
- (3) 计数器 PWCNT 周期性的从 PWMPR 为初值开始计数(reload 使能)，到 8'HFF 溢出，产生中断；
- (4) 计数器 PWCNT 和比较器 PWMCRx ($x=0,1,2,3,4$) 比较，产生 PWMx($x=0\sim4$)波形，占空比为



0~255/256;

- (5) PWM_x 输出到 IO 端口，极性控制由 PWMMR4 控制；
- (6) 计数器可以通过 PWMPR 重载，即 PWMPR 重载到 PWMCNT；
- (7) 比较器 PWMCR_x (x=0~4) 可重载；
- (8) 控制寄存器为 PWMMR1~4(管理控制寄存器)；
- (9) PWM 输出可以直接代替蜂鸣器(Buzzer)使用；
- (10) 具有捕获(Capture)功能，用以捕获 P1.3/P1.4(TCAP1/2)端口边沿跳变。该功能可用于电机控制，检查电机转速。

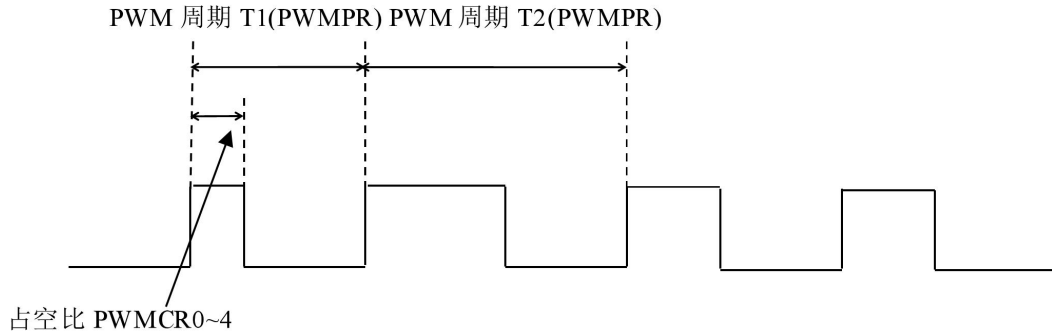


图 13-2 PWM 周期设置示意图

如上图所示，第一个 PWM 周期 T1 由 PWMCNT 初值决定，各通道占空比由 PWMCR0~4 设定；此后 PWM 周期 T2，通过重载寄存器计数溢出后重载 PWMPR 决定，各通道占空比由 PWMCR0~4 设定。

13-2. PWM 模块控制寄存器

13-2-1. PWMCNT (DBH) : PWM 计数器

PWM 计数器：该寄存器用于初始化 PWM 计数器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
DBH	PWMCNT	PWMCNT[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

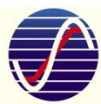
13-2-2. PWMCR0~4 (D1H~D5H) : PWM 计数比较器

PWM 比较寄存器：用于调整 PWM 占空比

当 PWMCNT 计数大于 PWMCR_x 时，PWM 输出低电平，

当 PWMCNT 计数小于 PWMCR_x 时，PWM 输出高电平。

地址	名称	7	6	5	4	3	2	1	0	上电复位值
D1H	PWMCR0	PWMCR0[7:0]								00H
D2H	PWMCR1	PWMCR1[7:0]								00H
D3H	PWMCR2	PWMCR2[7:0]								00H
D4H	PWMCR3	PWMCR3[7:0]								00H
D5H	PWMCR4	PWMCR4[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	



13-2-3. PWMPR (D6H) : PWM 周期寄存器

PWM 周期寄存器：用于设置 PWM 周期

当重载使能时，计数器计数到 FFH 时，就会重载该周期寄存器的值到计数器 PWMCNT，用于调整 PWM 周期。

地址	名称	7	6	5	4	3	2	1	0	上电复位值
D6H	PWMPR	PWMPR[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明
7~0	PWMPR	周期寄存器：当重载使能时，计数器计数到 FFH 时，就会重载该周期寄存器的值到计数器 PWMCNT，用于调整 PWM 周期

13-2-4. PWMMR1 (D7H) : PWM 管理控制寄存器 1

地址	名称	7	6	5	4	3	2	1	0	上电复位值
D7H	PWMMR1	POLAR5	INTF	OVF	POLAR4	PLOAR3	POLAR2	POLAR1	POLAR0	00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明
7	POLAR5	PWM5 输出极性控制，为 1 时正向，为 0 时反向
6	INTF	PWM 计数器溢出中断使能，为 1 时 PWM 产生溢出中断
5	OVF	PWM 计数器溢出标志(计数器计数到 FFH)
4	POLAR4	PWM4 输出极性控制，为 1 时正向，为 0 时反向
3	POLAR3	PWM3 输出极性控制，为 1 时正向，为 0 时反向
2	POLAR2	PWM2 输出极性控制，为 1 时正向，为 0 时反向
1	POLAR1	PWM1 输出极性控制，为 1 时正向，为 0 时反向
0	POLAR0	PWM0 输出极性控制，为 1 时正向，为 0 时反向

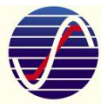
注：正向：PWMCNT 计数大于 PWMCRx 时，PWM 输出低电平；反之，输出高电平；

反向：PWMCNT 计数大于 PWMCRx 时，PWM 输出高电平；反之，输出低电平。

13-2-5. PWMMR2 (D9H) : PWM 管理控制寄存器 2

地址	名称	7	6	5	4	3	2	1	0	上电复位值
D9H	PWMMR2	PWME	-	PWMRL	-	PWMSCALE			00H	
读/写		W/R	-	W/R		W/R				

位编号	位符号	说明
7	PWME	PWM 使能控制：0: PWM 关闭；1: PWM 使能
6	-	保留
5	PWMRL	PWMCNT 计数器溢出后重载使能，用于重载 PWMPR 周期寄存器的值 1: 使能重载 0: 不使能重载



3~0	PWMSCALE	分频系数	Divider	PWMSCALE
			2	0000
			4	0001
			8	0010
			16	0011
			32	0100
			64	0101
			128	0110
			256	0111
			1	1000

13-2-6. PWMMR3 (DAH) : PWM 管理控制寄存器 3

该寄存器主要用于根据 IO 口变化，捕获 PWMCNT 计数器的值

地址	名称	7	6	5	4	3	2	1	0	上电复位值
DAH	PWMMR3	CF1_FL	CF1_EN	CF0_FL	CF0_EN	-	CAPE	EG1	EG0	00H
	读/写	W/R	W/R	W/R	W/R		W/R	W/R	W/R	

位编号	位符号	说明
7	CF1_FL	边沿捕获 1 边沿跳变状态标志位
6	CF1_EN	边沿捕获 1 边沿跳变中断使能
5	CF0_FL	边沿捕获 0 边沿跳变状态标志位
4	CF0_EN	边沿捕获 0 边沿跳变中断使能
3	-	保留
2	CAPE	捕获工作使能，此时 {PWMCR1, PWMCR0} 用于捕获 CPIN1 与 CPIN0 上边沿跳变时刻计数器数据，此时 PWM 为 16 位计数器（8 位计数器+8 位分频器）
1	EG1	边沿捕获 1 的边沿选择，1：上升沿 0：下降沿
0	EG0	边沿捕获 0 的边沿选择，1：上升沿 0：下降沿

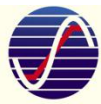
注：

- 1) 捕获输入 CPIN0 来自 P13，CPIN1 来自 P14；
- 2) 捕获单元主要用于电机控制，通过电机反馈来确定转速。

当 PWM 使用捕获功能时，捕获单元捕获的是 PWMCNT（8bit）和预分频器 PreScale（8bit）的值，对应 TCAP0，分别保存到 PWMCR0（PreScale 分频器 8bit），PWMCR1（PWMCNT）；对应 TCAP1，PWMCR2（PreScale 分频器 8bit），PWMCR3（PWMCNT）；比较寄存器用于保存计数器的值。

13-2-7. PWMMR4 (E3H) : PWM 管理控制寄存器 4

该寄存器主要用于 PWM 使能输出



地址	名称	7	6	5	4	3	2	1	0	上电复位值
E3H	PWMMR4	-	-	PWMOE5~0						00H
读/写		-	-	W/R						

位编号	位符号	说明
7~6	-	保留
5~0	PWMOEx	PWMx 输出使能控制位, 1: 使能输出, 0: 不输出 PWM。

13-2-8. DBC1(E6H) PWM 死区控制寄存器 1

地址	名称	7	6	5	4	3	2	1	0	上电复位值
E6H	DBC1	-	-	-	-	-	PWM0,1	PWM2,3	PWM4,5	00H
写		-	-	-	-	-	W/R	W/R	W/R	

位编号	位符号	说明
7~3	-	保留
2	PWM0,1	死区控制使能
1	PWM2,3	死区控制使能
0	PWM4,5	死区控制使能

注:

对 DBC1 控制, 建议采用 OR 指令来控制 bit2~bit0。DBC1 寄存器默认值是 00H, 不使能死区控制时无须在程序中清零此寄存器。

13-2-9. DBC2(E7H) PWM 死区控制寄存器 2

地址	名称	7	6	5	4	3	2	1	0	上电复位值
E7H	DBC2	RESERVE	PERIOD			DBSEL2	DBSEL1	DBSEL0	00H	
写		-	W/R			W/R	W/R	W/R		

位编号	位符号	说明
7	RESERVE	保留
6~3	PERIOD	死区周期
2~0	DBSELx	死区时钟分频选择 DBSEL2~0; Fclk=Fsys/DBSEL

注:

- 1) 死区单元内部有 4bit 计数器, 以死区时钟分频选择的分频时钟, 从周期 period 计数到 0, 所以周期越大, 意味着死区越大。
- 2) BSEL2~0 合并 3bit 控制分频器, 分频器可以支持 000: 1 分频; 001: 2 分频; 010: 4 分频 011: 8 分频; 100: 16 分频; 分频前时钟是系统时钟。
- 3) DBC2 寄存器仅支持 MOV 指令。

14. 8+2 通道 12 位 ADC

14-1. 概述

ASM87F081XS 包含了 8 个外部通道 (AIN0~AIN7) 和 2 个内部通道 (VBG、内部 VDD/4) 的单端 12 位逐次逼近型模数转换器 (ADC)，可以将模拟信号转换成 12 位数字信号。8 个 ADC 外部通道都可以独立输入模拟信号，但是每次转换只能使用一个通道。用户进行 ADC 转换时，首先要选择输入通道 (AIN0~AIN7)，然后把 ADC_EN 和 ADC_START 位置“1”，启动 ADC 转换。转换结束后，系统自动将 ADC 转换结束标志位 EOCO 设置为“1”，并将转换结果存入寄存器 ADCDRH 和寄存器 ADCDRL 中。ADC 具有阈值比较功能，当 ADC 使能阈值比较功能后，只有 ADC 转换值高 8 位大于阈值比较寄存器 ADCCMP 时才产生 ADC 中断。

当 ASM87F081XS 钟选用内置 8MHz RC 振荡器，满足下述条件 ADC 转换可达 500KSPS：

- 1). 控制寄存器 ADCCSR[6:5] 设置为 00，即 ADC 此时输入时钟频率是 8MHz；
- 2). 在 ADC 为 12bit 模式时，控制寄存器 SH_CTR<1:0> 设置为 00，即 ADC 采样时间为 4 个时钟周期；

在 ADC 为 10bit 模式时，控制寄存器 SH_CTR<1:0> 设置为 01 或 10，即 ADC 采样时间为 6 个时钟周期；如果此模式下 SH_CTR<1:0> 设置为 00，则转换速率高于 500KSPS。

ADC 的参考电压 (VREF) 有 5 种选择：

- 1) 内部 2V、3V、4V 三种电压可任选其一，该内部电压在 -40~85℃ 温度范围内误差精度可达 $\pm 1\%$ ；
- 2) VDD 管脚（即电源 VDD，也是默认参考电压源）；
- 3) 选择外部管脚 P1.0(Vref) 来选择参考电压。

ASM87F081XS 的 ADC 模块功能框图如下图所示。

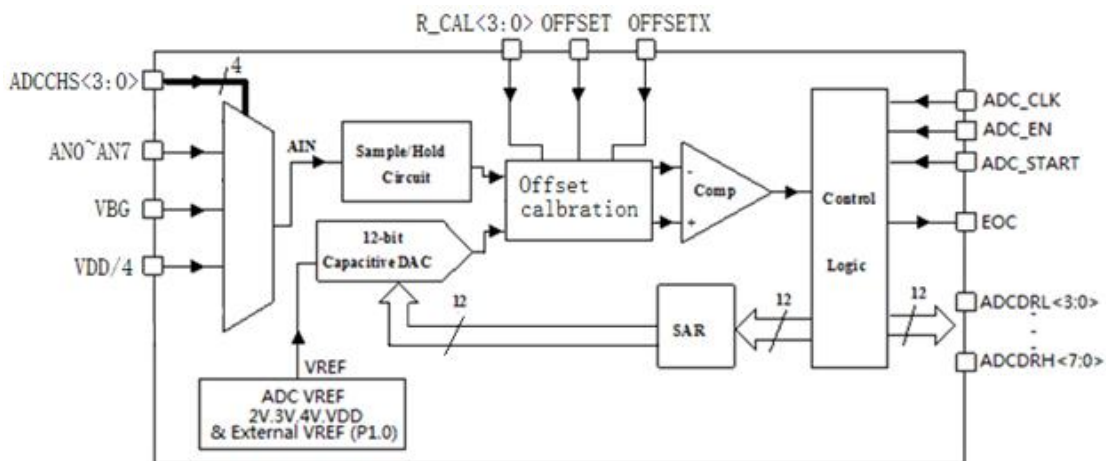
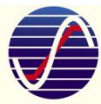


图 14-1 ASM87F081XS ADC 模块功能方框图

注：EOC 为 ADC 转换结束标志脉冲，经过数字逻辑产生 ADC 中断信号 EOCO。



14-2. 控制寄存器

14-2-1. ADCCSR (DCH) : ADC 控制寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
DCH	ADCCSR	ADC_EN	ADCCLKS	EOCO	ADC_START	ADCPSEL[2:0]			60H	
读/写		W/R	W/R	W/R	W/R	W/R				

位编号	位符号	说明
7	ADC_EN	ADC 使能位, 1: ADC 使能; 0: ADC 关闭
6~5	ADCCLKS	ADC 时钟选择* 00: Fsys/1; 01: Fsys/2; 10: Fsys/4; 11: Fsys/8
4	EOCO	ADC 转换结束标志位, 1: 转换结束, 需要用户清除; 0: 转换没有结束
3	ADC_START	ADC 转换启动位, 1: ADC 转换开始; 0: ADC 停止转换
2~0	ADCPSEL[2:0]	寄存器 ADCREF(A9H)中的 bit6 和 ADCPSEL[2:0]一起组成 ADCPSEL[3:0], 控制 ADC 输入通道选择: 0000 : P1.0 为 ADC (AIN0) 0001 : P1.1 为 ADC (AIN1) 0010 : P1.2 为 ADC (AIN2) 0011 : P1.3 为 ADC (AIN3) 0100 : P1.4 为 ADC (AIN4) 0101 : P1.5 为 ADC (AIN5) 0110 : P1.6 为 ADC (AIN6) 0111 : P1.7 为 ADC (AIN7) 1000: VBG(内部产生) 1001: VDD/4(内部产生)

注: 1: Fsys 为 CPU 系统时钟, 可以是内部 RC 时钟, 也可以是外部时钟;

2: 使用 AD 模拟输入时, 该端口必须配置为高阻态。

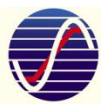
14-2-2. ADCDRH (DEH) : ADC 转换结果高 8 位

地址	名称	7	6	5	4	3	2	1	0	上电复位
DEH	ADCDRH	ADCDRH[7:0]								00H
读/写		R								

位编号	位符号	说明
7~0	ADCDRH	ADCDRH 为 ADC 转换结果之 12 位数据高 8 位

14-2-3. ADCDRL (DDH) : ADC 转换结果低 4 位

地址	名称	7	6	5	4	3	2	1	0	上电复位值
DDH	ADCDRL*	LVRSEL				ADCDRL[3:0]				00H
读/写		W				R				



位编号	位符号	说明			
7~4	LVRSEL	LVR 复位电压点选择:			
		LVRS	LVR Point	LVRS	LVR Point
		0000	1.60V	1000	3.15V
		0001	2.06V	1001	3.31V
		0010	2.23V	1010	3.43V
		0011	2.37V	1011	3.62V
		0100	2.53V	1100	3.76V
		0101	2.67V	1101	3.92V
		0110	2.82V	1110	4.08V
0111	3.00V	1111	4.27V		
3~0	ADC DRL	ADC DRL 为 ADC 转换结果之 12 位数据低 4 位			

注: ADC DRL 是多用途寄存器, 除用于保存 ADC 转换结果的低 4 位外, 还用于设置 LVR 复位电压点。
ADC DRL 在读操作时, 3~0 位为 ADC 转换结果之 12 位数据的低 4 位;
ADC DRL 在写操作时, 7~4 位则用来设置 LVR 复位电压点。

14-2-4. ADCIN_EN (DFH) : ADC 通道属性寄存器

ADCIN_EN 为 ADC 模拟输入通道属性寄存器, 1: 设置该通道为模拟 IO; 0: 设置该通道为数字 IO。

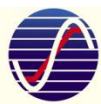
ADDR	NAME	7	6	5	4	3	2	1	0	上电复位值
DFH	ADCIN_EN	VREF_EN	ADSEL[6:0]						00H	
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明
7	VREF_EN*	ADC 的内部参考源(VREF)使能位, 0: VREF 使能工作, 可以使用 VDD、外部 P10 端口和内部精确电压源(2V、3V、4V)作为参考电压; 1: VREF 关闭
6	ADSEL[6]	端口 P1.6 数模控制位: 0: P1.6 为数字端口; 1: P1.6 为模拟端口
5	ADSEL[5]	端口 P1.5 数模控制位: 0: P1.5 为数字端口; 1: P1.5 为模拟端口
4	ADSEL[4]	端口 P1.4 数模控制位: 0: P1.4 为数字端口; 1: P1.4 为模拟端口
3	ADSEL[3]	端口 P1.3 数模控制位: 0: P1.3 为数字端口; 1: P1.3 为模拟端口
2	ADSEL[2]	端口 P1.2 数模控制位: 0: P1.2 为数字端口; 1: P1.2 为模拟端口
1	ADSEL[1]	端口 P1.1 数模控制位: 0: P1.1 为数字端口; 1: P1.1 为模拟端口
0	ADSEL[0]	端口 P1.0 数模控制位: 0: P1.0 为数字端口; 1: P1.0 为模拟端口

注: ASM87F081XS 进入深度睡眠状态时, 一定要把该控制位 VREF_EN 设置为 1, 关掉 VREF 模块。
VREF_EN: 默认为 VREF_EN=0, ADC 的 VREF 是打开的, 省电模式要设置为 1。

14-2-5. ADCREF (A9H) : ADC 参考源选择寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
A9H	ADCREF*	LVREN	ADCPSEL[3]	ADSEL[7]	REFSEL		OFFSETX	OFFSET	0CH	



读写	W/R	W/R	W/R	W/R	W/R	W/R	
----	-----	-----	-----	-----	-----	-----	--

位编号	位符号	说明
7	LVREN	LVR 复位电路使能, 0: 使能, 1: 关闭 LVR, 默认为 0。
6	ADCPSEL[3]	和寄存器 ADCCSR(DCH)中的 ADCPSEL[2:0]一起组成 ADCPSEL[3:0], 控制 ADC 通道选择, 具体参见寄存器 ADCCSR(DCH)中 ADCPSEL[2:0]的描述。
5	ADSEL[7]	P17 模拟数字通道选择: 0: P17 为数字端口; 1: P17 为模拟端口
4~2	REFSEL	ADC 参考电压源选择 000: 内部 2V; 001: 内部 3V; 010: 内部 4V; 011: 电源 VDD; 100: 外部 VREF(P1.0); 其他: VDD
1	OFFSETX	比较器输入正负端交换控制位, 默认为 0 OFFSETX=0, 比较器信号两端不交换 (正端为信号, 负端为参考电压); OFFSETX=1, 比较器信号两端交换 (正端为参考电压, 负端为信号)
0	OFFSET	ADC offset 控制: OFFSET 为 1: +OFFSET; 0: -OFFSET

注: ADCREF 是多用途控制器, 除了用作设置 ADC 参考源, 还用来设置 LVR 模块开关状态。LVR 复位电压点设置则在 ADCDRL 寄存器中完成。

OFFSETX 的设置, 可以相互抵消掉 ADC 正、负 offset, 具体步骤如下:

校正方法: 第一次 AD 转换 (将 OFFSETX 置 0);

第二次 AD 转换 (将 OFFSETX 置 1);

然后将这两次值取平均,

这个平均值即为去掉 OFFSET 的 AD 转换值

14-2-6. ADCCMP (E1H) : ADC 阈值比较寄存器

地址	名称	7	6	5	4	3	2	1	0	上电复位值
E1H	ADCCMP	ADCCMP [7:0]								00H
读/写		W/R								

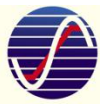
位编号	位符号	说明
7~0	ADCCMP	用于设置 ADC 阈值比较值

注: 使用 ADC 阈值比较功能时, 必须置位 AUXCON 寄存器之 bit4,

14-2-7. ADCFG0 (E4H) : ADC 配置寄存器 0

地址	名称	7	6	5	4	3	2	1	0	上电复位值
E4H	ADCFG0	MODE	SH_CTR	OTR	R_CAL				00H	
读/写		W/R	W/R	W/R	W/R					

位编号	位符号	说明
7	MODE	选择 12bit 或 10bit ADC;



		1, 12bit ADC; 0, 10bit ADC, 其中 DOUT<1:0>总是为 0。			
6~5	SH_CTR	采样保持时间表:			
		SH_CTR	ADC S/H Time (T_{SH})		
		00	4*ADC clock		
		01 or 10	6*ADC clock		
		11	8*ADC clock		
4	OTR	ADC 单次转换模式控制 1: 单次转换 0: 连续转换			
3~0	R_CAL	ADC offset 选择, 和寄存器 ADCREF 中的 OFFSET 配合使用: VR 典型值为 1mV			
		R_CAL	V_{OFFSET}	R_CAL	V_{OFFSET}
		0000	0	1000	8*VR
		0001	1*VR	1001	9*VR
		0010	2*VR	1010	10*VR
		0011	3*VR	1011	11*VR
		0100	4*VR	1100	12*VR
		0101	5*VR	1101	13*VR
		0110	6*VR	1110	14*VR
		0111	7*VR	1111	15*VR

注: 如果不使用 OFFSET 和 R_CAL 寄存器时, 请将 R_CAL 置 0, OFFSET 置 0 或 1。

14-3. ADC 转换步骤

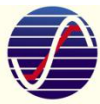
ASM87F081XS 的 ADC 可以选择电源电压 VDD, 内部精准电压源 2V、3V、4V 以及外部参考电压输入 VREF 作为 ADC 参考电压。

注意事项:

1. 当电源 VDD<4V 时, 选择内部 4V 作为参考电压, 实际参考电压为 VDD。对于选择内部 2V、3V 为参考电压, 情况亦类似;
2. 当选择内部参考电压时, 电源电压要求至少为: 内部参考电压+0.5V;
3. 外部参考电压源 VREF 是和模拟输入通道 0 (AIN0) 共用, 故此选择使用外部参考源 VREF 时, 模拟输入通道 0 (AIN0) 不能同时使用, 此时 AIN0 需要配置成模拟输入通道, 反之亦然。

用户使用 ASM87F081XS 的 ADC 进行模数转换的操作步骤如下, ADC 转换时序如图 14-2 所示。

- 1) 设定 ADC 中断使能, 即中断寄存器 IE[6]设置为 1;
- 2) 使能 ADC (ADCCSR[7]=1), 设定 ADC 输入管脚和通道 (ADSEL[7:0]和 ADCCSR[3:0]控制), 设定端口为高阻态;
- 3) 设定 ADC 参考电压 VREFH (ADCREF[4:2]);
- 4) 设定 ADC 转换所用的频率(ADCCSR[6:5]);
- 5) 设定 ADC 参考电压使能 (ADCIN_EN[7]=1)与 ADC 模块参考电压(ADCCSR[3]), 等待 100uS 以上时间再进行下一步动作;
- 6) 设定 ADC_START (由低电平变为高电平), 即 ADCCS[3], 转换开始;



- 7) 等到 EOCO=1, 先高位后低位分别从 ADCDRH、ADCDRL 获得 12 位数据, 本次转换完成;
- 8) 用户软件清除 EOCO 标志, 等待下一次转换结果;
- 9) 如不更改输入通道以及参考电压, 则重复 6~8 的步骤, 即实现 ADC 连续转换功能。

如果用户在上述步骤 7)ADC 转换结束时清除 ADC_START 与 EOCO 信号, 则实现单次转换。

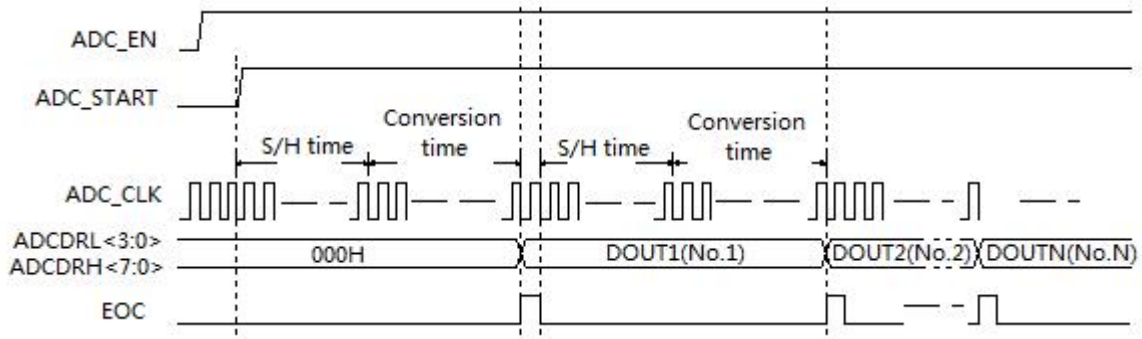


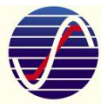
图 14-2ASM87F081XS ADC 转换时序图

就以上 ADC 转换时序, 进一步说明如下:

- ✓ **ADC_CLK**: ADC 的工作时钟, 软件可配置, 详见寄存器 ADCCSR 第 6 位, 第 5 位;
- ✓ **S/H time**: ADC 采样保持时间, 为 4、6 或 8 个 ADC_CLK;
- ✓ **Conversion time**: ADC 转换时间, 12bit 模式为 12 个 ADC_CLK; 10bit 模式为 10 个 ADC_CLK;
- ✓ **EOC**: ADC 转换结束脉冲, 宽度为 1 个 ADC_CLK, 后由数字逻辑产生 ADC 中断信号 EOCO;
- ✓ 完成一次转换所需 ADC_CLK 的时钟数为 S/H time + Conversion time。

注:

在设定 ADC 对应中断寄存器 IE 的 Bit6 之前, 用户最好用软件先清除 EOCO, 并且在 ADC 中断服务程序执行完时, 也同时清除 EOCO, 以避免不断地产生 ADC 中断。



15. IAP 控制单元 (Data EEPROM)

ASM87F081XS 在 8KB 程序存储器空间之外,另有 256 字节 Flash 存储器可以进行 IAP(In Application Programming) 操作,即用户可在程序中将数据写入该区域或从该区域读出,实现 Data EEPROM 功能。

其实 Data EEPROM 功能就是通过对地址为 2100H~21FFH 的 Flash ROM 区域进行擦读写操作来实现的。此功能允许用户程序动态把数据逐字节写入此区域或者从此区域读出。IAP 在线编程功能的实现需要调用 WDT 模块,所以在调用 IAP 功能实现对 Data EEPROM 擦、写的时候,不能同时使用 WDT 功能。Data EEPROM 读操作也可通过使用 MOVC 实现,故 Data EEPROM 读操作对 WDT 使用没有限制。

15-1. IAP 相关控制寄存器

15-1-1. IAPDATA(C2H): IAP 数据寄存器

IAP 数据寄存器: 该寄存器存放待写入 Data EEPROM 的 8 位数据

地址	名称	7	6	5	4	3	2	1	0	上电复位值
C2H	IAPDATA	IAPDATA[7:0]								FFH
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	
位编号	位符号	说明								
7~0	IAPDATA	存放待写入 Data EEPROM 的 8 位数据								

15-1-2. IAPADDRH (C3H) : IAP 高位地址寄存器

IAP 高位地址寄存器: 该寄存器存放待写 Data EEPROM 地址的高 8 位

地址	名称	7	6	5	4	3	2	1	0	上电复位值
C3H	IAPADDRH	IAPADDRH[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	
位编号	位符号	说明								
7~0	IAPADDRH	存放待写 Data EEPROM 地址高 8 位								

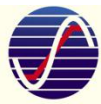
15-1-3. IAPADDRL (C4H) : IAP 低位地址寄存器

IAP 低位地址寄存器: 该寄存器存放待写 Data EEPROM 地址的低 8 位

地址	名称	7	6	5	4	3	2	1	0	上电复位值
C4H	IAPADDRL	IAPADDRL[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	
位编号	位符号	说明								
7~0	IAPADDRL	存放待写 Data EEPROM 地址低 8 位								

15-1-4. IAPCTRL (C5H) : IAP 控制寄存器

IAP 控制寄存器: 该寄存器用来设置 IAP 解锁功能与其他控制信息



ASM87F081XS 每次 IAP 操作后都会自动清除 IAPCTRL 寄存器的 IAPLOCK 位，锁死 IAP 功能。如果需要连续进行 IAP 操作，同时绕过每次 IAP 操作前都必须进行的解锁过程，可以通过清除 IAP 控制器寄存器的最高位 IAPLOCKEN 来实现。这样就不需要每次 IAP 操作都要先进行解锁，只需第一次解锁就可以了。连续 IAP 操作完成再重新置位 IAPCTRL 最高位 IAPLOCKEN，重新启用 IAP 锁死功能保护数据。IAPCTRL 寄存器的擦除操作位和写操作位不能同时为 1，可以同时为 0（读操作）。也可使用 MOVC 指令执行读操作。

地址	名称	7	6	5	4	3	2	1	0	上电复位值
C5H	IAPCTRL	IAPLOCKEN	-	-	IAPLOCK	IAPER	IAPWR	IAPINF	IAPEN	80H
	读/写	W/R			W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明
7	IAPLOCKEN	IAP 功能解锁状态控制位 0: IAP 功能解锁状态不影响 IAP 操作 1: IAP 功能解锁状态影响 IAP 操作
6~5	-	保留
4	IAPLOCK	IAP 功能锁定使能，0: 锁死； 1: 解锁
3	IAPER	是否执行擦除操作，0: 不执行擦除操作； 1: 执行擦除操作
2	IAPWR	是否执行写操作， 0: 不执行写操作； 1: 执行写操作
1	IAPINF	数据区选择，0: 操作 Data EEPROM 区 (0x2100-0x21FF)；1: 操作程序区 (0x0000-0x1FFF)，该操作有风险。
0	IAPEN	IAP 操作是否开始执行， 0: 停止操作；1: 开始操作

注:

- (1) 其中擦除操作是针对 256 字节进行擦除操作的。
- (2) IAPLOCKEN 位默认处于保护状态，此位写 1 或清 0，必须先进行解锁操作后方便成功写 1 或写 0。

操作过程如下:

IAPLOCK = 0x5A; //先写 0x5A

IAPLOCK = 0xA5; //再写 0xA5

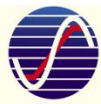
IAPCTRL |= 0x10; //解锁

IAPCTRL &= 0x7F; //解锁后，此时 IAPCTRL 最高位才可清 0 或写 1

- (3) IAP 操作程序区时，每次擦除、写入前需要将 IAPCTRL 寄存器 bit1 置 1

15-1-5. IAPLOCK (C6H) : IAP 解锁寄存器

ASM87F081XS 上电复位后，或者每次 IAP 操作结束后，IAP 功能是自动锁死的，以免 IAP 误操作，丢失 Data EEPROM 内部数据。往此寄存器先写 0x5A，再写 0xA5，并且将 IAP 控制器寄存器(IAPCTRL)的 IAPLOCK 置 1，即可完成 IAP 解锁功能。使用完 IAP 功能后，建议通过将 IAPCTRL 控制寄存器将其



最高位 IAPLOCKEN 置 1，并且清除 IAPCTRL 寄存器的 IAPLOCK 来重新锁死 IAP 功能，以保护 Data EEPROM 内部数据。

地址	名称	7	6	5	4	3	2	1	0	上电复位值
C6H	IAPLOCK	IAPLOCK[7:0]								00H
读/写		W/R	W/R	W/R	W/R	W/R	W/R	W/R	W/R	

位编号	位符号	说明
7~0	IAPLOCK	解锁配置字，先写入 0x5A，再写 0xA5 解锁 Flash 的 IAP 功能

15-2. IAP 操作流程

IAP 写入流程如下：

- (1) 写 IAPLOCK 解锁寄存器进行 IAP 解锁，开始 IAP 操作（先写#5AH，再写#A5H）；
- (2) 将要写入 Data EEPROM 的数据写入 IAPDATA（准备好 IAP 写入的数据）；
- (3) 将要写入 Data EEPROM 的地址写入 {IAPADRH[7:0]，IAPADRL[7:0]}；
- (4) 设置 IAP 控制寄存器 IAPCTRL，确定操作(擦除或者写入)；
- (5) 重复以上过程

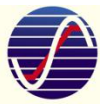
注意：

- 使用 IAP 对 Data EEPROM 进行擦与写操作的时候，WDT 不能使用。
- IAP 擦除、写入以及读取操作指令执行前要关闭全局中断，擦除、写入及读取操作完成后再次开启全局中断。
- 通过 MOVC 指令读取时，不需要关全局中断。
- 当高位地址 IAPADRH[7:0]=21H 时，IAP 自动指向 Data EEPROM 区域。

IAP 读取操作流程与写入类似，只是在上述(4)步时，将写操作改成读操作。另外 IAP 读取操作还可以直接使用 MOVC 指令读取 Data EEPROM 中的数据。

15-3. IAP 读写范例

```
#include <ASM87F081XS.h>
#include <INTRINS.H>
uchar code *addr;
uchar data_1,data_2;
void main(void)
{
    IAPDATA = 0xa5;
    IAPADDRH = 0x21;
    IAPADDRL = 0x00; //页地址
    _nop_();
    IAPLOCK = 0x5a; //解锁，先写入 0x5A,再写入 0xA5
    IAPLOCK = 0xa5;
```



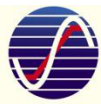
```
IAPCTRL |= 0x10; //IAP 解锁
_nop_();
EA = 0; //擦除指令执行前，关闭全局中断
IAPCTRL |= 0x09; //擦除操作+IAP 开始操作
_nop_();
EA = 1; //擦除动作完成后，打开全局中断
IAPCTRL = 0x80; //以上为擦除一页操作。
//注：因为是页擦除，实际使用前应先一一读取保存原先存储的数据
```

再擦

//除，之后再逐一写入之前的数据达到恢复现场的目的。

```
.....
IAPDATA = 0xa5; //写 0xa5 到 Data EEPROM 的 0x2145 地址
IAPADDRH = 0x21;
IAPADDRL = 0x45; //地址 2145
_nop_();
IAPLOCK = 0x5a;
IAPLOCK = 0xa5;
IAPCTRL |= 0x10;
_nop_();
EA = 0; //写入操作指令执行前，关闭全局中断
IAPCTRL |= 0x05; //写入操作+IAP 开始操作
_nop_();
EA = 1; //写入动作完成后，打开全局中断
IAPCTRL = 0x80;
.....
addr = 0x2145; //从地址 0x2145 的 Data EEPROM 读取数据
_nop_();
IAPLOCK = 0x5a;
IAPLOCK = 0xa5;
IAPCTRL |= 0x10;
_nop_();
EA = 0; //IAP 读操作前，关闭全局中断
IAPCTRL |= 0x01;
_nop_();
data_1 = *addr;
EA = 1; //IAP 读操作结束后，打开全局中断
IAPCTRL = 0x80;
```

}



16. 电气特性

16-1. 极限参数

参数	最小	最大	单位
电源电压 VDD	-0.3	6.0	V
工作温度 T _{OPR}	-40	85	°C
存储温度 T _{STG}	-55	125	°C
任意管脚对地的输入电压 V _I	-0.3	VDD+0.3	V

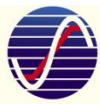
16-2. 推荐工作条件

参数	最小	最大	单位
电源电压 VDD	1.7	5.5	V
工作温度 T _{OPR}	-40	85	°C

16-3. 直流电气特性

(VDD = 2.0~ 5V, TOPG = 25°C, 如无其他说明则都是此条件)

符号	参数	最小值	典型值	最大值	单位	条件
VDD	工作电压	1.7		5.5	V	1≤F _{sys} ≤24MHz
F _{EXT}	外接晶体	1	16	24	MHz	外接 1MHz 晶振时, 外接电容为 20pF; 其它为 10pF
I _{OP}	工作电流		1.1		mA	VDD=5V, 系统时钟选择内部振荡 1MHz, P17 输出方波, 其他 IO 处于准双向模式, 无负载, 关闭 LVR、定时器、WDT、ADC
			0.8		mA	VDD=3V, 系统时钟选择内部振荡 1MHz, P17 输出方波, 其他 IO 处于准双向模式, 无负载, 关闭 LVR、定时器、WDT、ADC
			0.7		mA	VDD=1.7V, 系统时钟选择内部振荡 1MHz, P17 输出方波, 其他 IO 处于准双向模式, 无负载, 关闭 LVR、定时器、WDT、ADC
I _{SB2}	待机电流 (深度睡眠模式)		6		uA	VDD=5V, 所有输入管脚不浮空, 输出管脚处于准双向, 无负载。工作模式参见“9-3 深度睡眠模式”。所有功能模块处于关闭

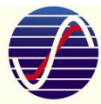


						状态, 包括内置 LDO 与 Flash 供电模块。
			4		uA	VDD=3V, 所有输入管脚不浮空, 输出管脚处于准双向, 无负载。工作模式参见“9-3 深度睡眠模式”。所有功能模块处于关闭状态, 包括内置 LDO 与 Flash 供电模块。
			2		uA	VDD=1.7V, 所有输入管脚不浮空, 输出管脚处于准双向, 无负载。工作模式参见“9-3 深度睡眠模式”。所有功能模块处于关闭状态, 包括内置 LDO 与 Flash 供电模块。
V _{IL}	低电平输入电压			0.3V _{DD}	V	P0 (P0.4、P0.3 与 P0.2 用作 IO 口)、P1 与 P2 设为输入
V _{IH}	高电平输入电压	0.7V _{DD}		V _{DD}	V	P0 (P0.4、P0.3 与 P0.2 用作 IO 口)、P1 与 P2 设为输入
I _{OL1}	P0、P2 输出低电平驱动		10		mA	V _{DD} =5V, V _{OL} =0.6V, 推挽输出
I _{OL2}	P1 输出低电平驱动		20		mA	V _{DD} =5V, V _{OL} =0.6V, 推挽输出
I _{OH1}	P0、P2 输出高电平驱动		10		mA	V _{DD} =5V, V _{OH} =4.4V, 推挽输出
I _{OH2}	P1 输出高电平驱动		16		mA	V _{DD} =5V, V _{OH} =4.4V, 推挽输出
R _{RST}	RST 上拉电阻	20		100	kΩ	V _{DD} =5V

16-4. IRC 电气特性

(V_{DD} = 1.8~ 5V, TOPG = 25°C, 如无其他说明则都是此条件)

符号	参数	条件	最小	典型值	最大	单位
T _{IRC}	内部振荡器起振时间	IRC=1MHz		10	20	us
I _{IRC}	内部振荡器功耗	IRC=1MHz, V _{DD} =5V		0.7	1	mA
F _{IRC}	内部振荡器稳定性	V _{DD} =2.0V~5.5V; T _A =25°C	-1%	8	+1%	MHz
		V _{DD} =5V; T _A =-40°C~85°C	-4%	8	+4%	MHz
		V _{DD} =2.0V~5.5V; T _A =-40°C~85°C	-5%	8	+5%	MHz



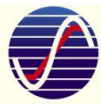
16-5. ADC 电气特性

(VDD = 1.8~ 5V, TOPG = 25°C, 如无其他说明则都是此条件)

符号	参数	条件	最小	典型值	最大	单位
VDDA	ADC 供电电压		2.5		5.5	V
VREF ¹	ADC 外部参考电压		2.0		5.5	V
	ADC 内部参考电压	可选择 2V、3V、4V 以及内部 VDD				
AIN	ADC 输入电压		GND		VREF	V
I _{ADC}	ADC 转换电流	ADC 模块使能; 使用外部参考或 VDD(即内部参考源关闭); VDD=5V		3.5		mA
DNL	微分非线性误差	VREF=VDD; VDD=5V; TCLK=2MHz		±1.5	±2.5	LSB
INL	积分非线性误差	VREF=VDD; VDD=5V; TCLK=2MHz		±3	±4	LSB
T _{CLK}	ADC 输入时钟	VDD=5V			4	MHz
T _{ADC12}	12bit ADC 转换时间		16			ADC 时钟 个数
T _{ADC10}	10bit ADC 转换时间		14			

注:

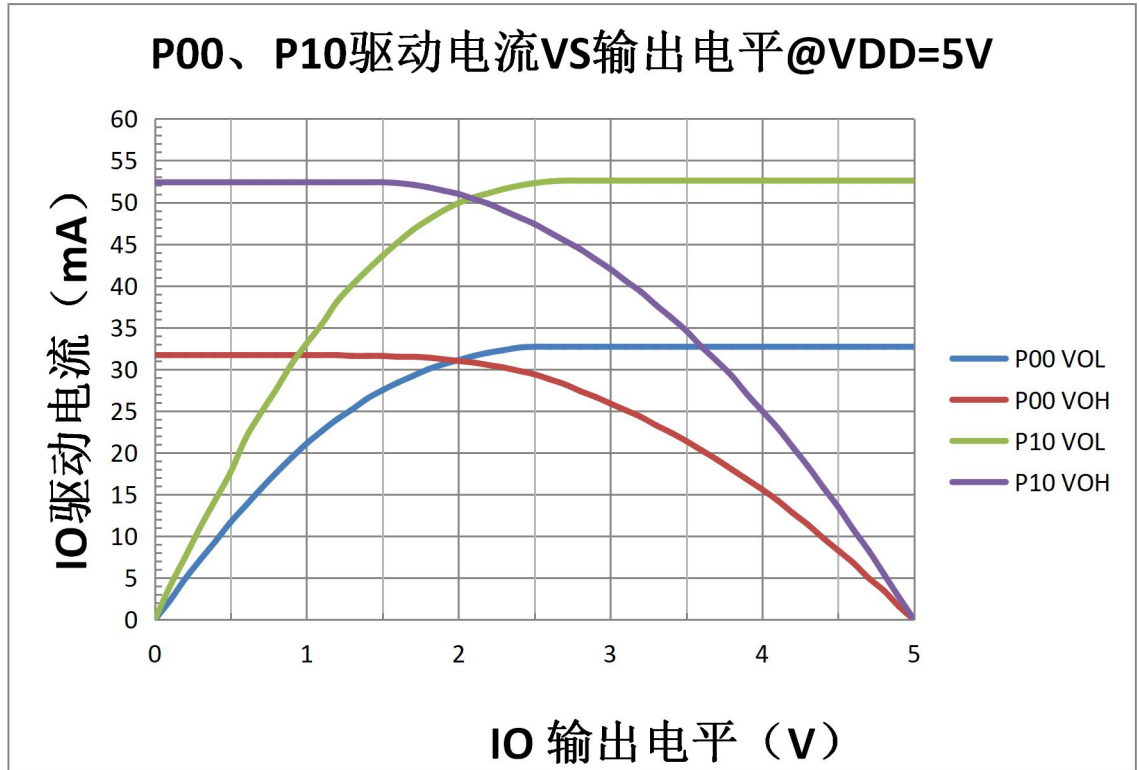
- 1) 在选择 ADC 内部参考电压源时, 其电源电压 VDDA 至少为 VREF+0.5V。
- 2) ADC 部分参数未经过量产测试, 仅作为设计参考之用。



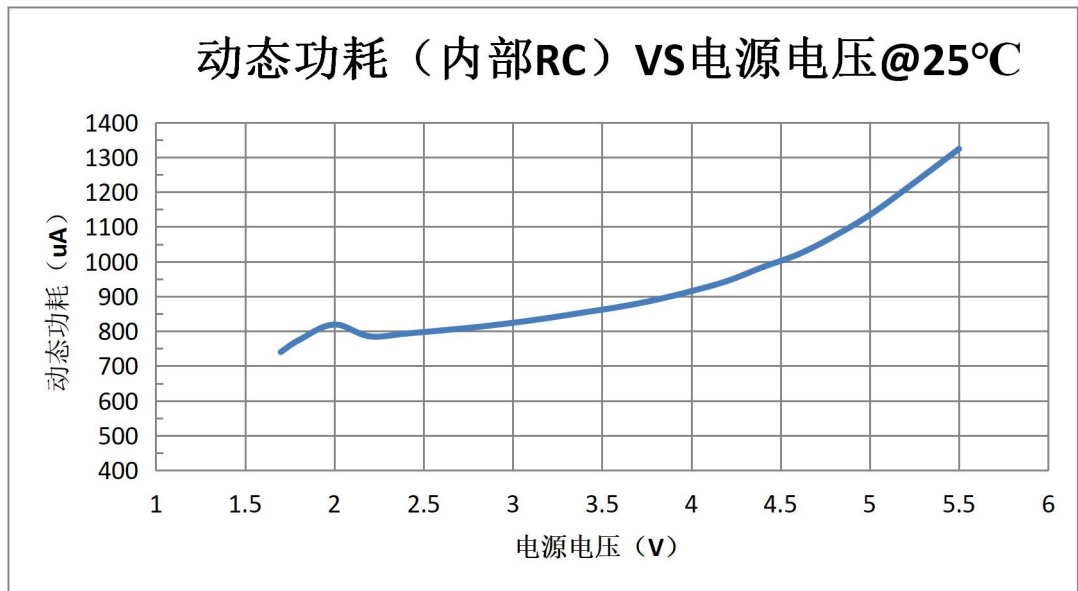
16-6. 各项曲线图

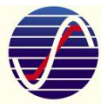
以下各项测试条件，如不涉及温度，皆为常温 25°C。

16-6-1. IO 口推挽输出驱动能力 (P1 口大驱动, P0、P2 普通驱动)

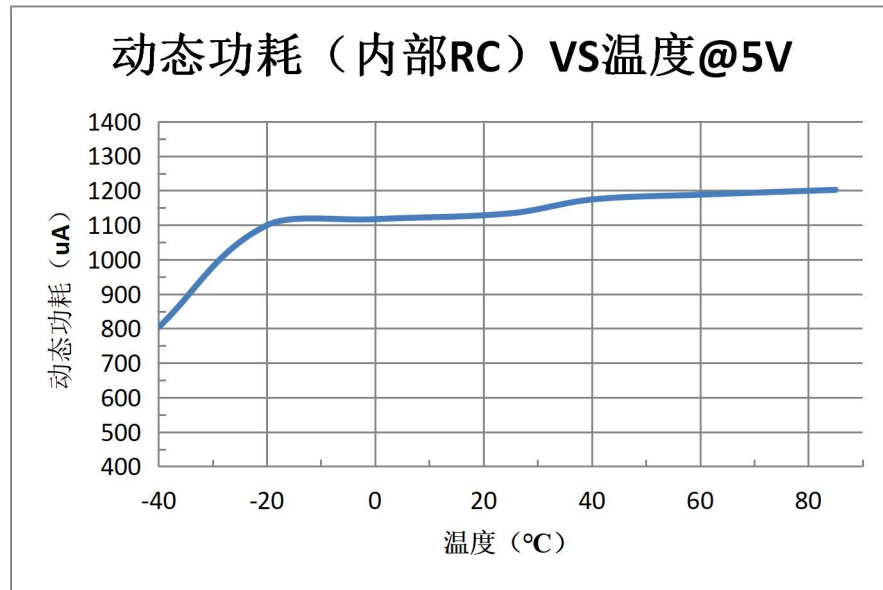


16-6-2. 动态功耗 (内部 RC) VS 电源电压

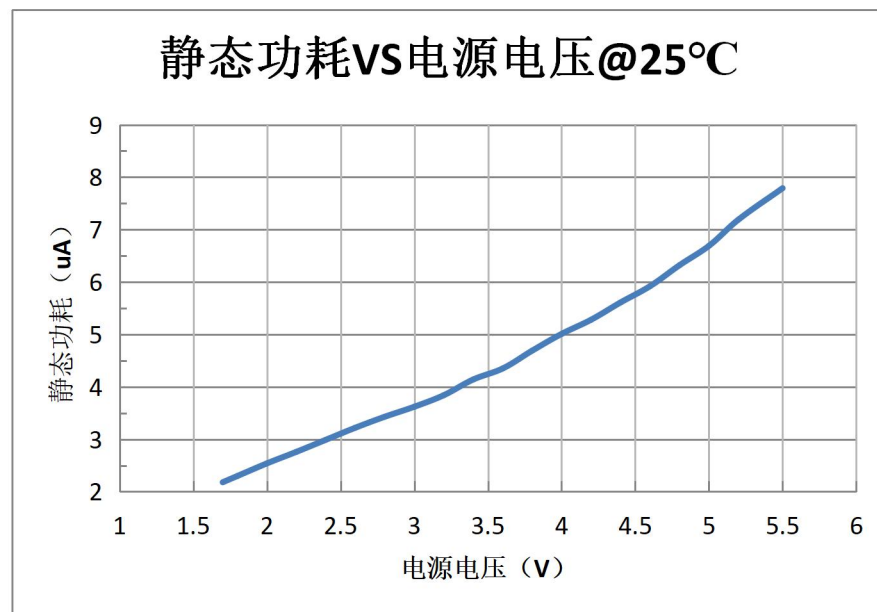


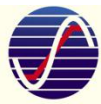


16-6-3. 动态功耗（内部 RC）VS 环境温度

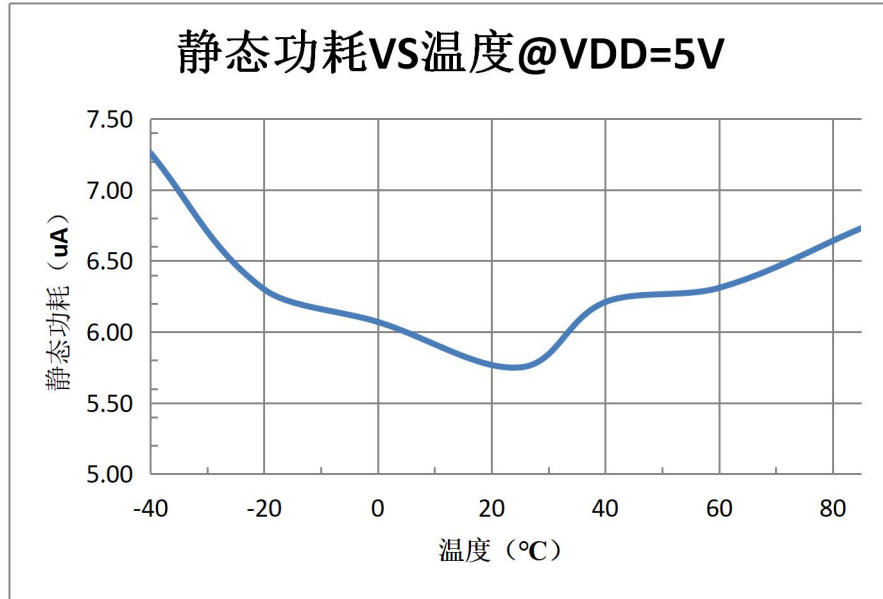


16-6-4. 静态功耗 VS 电源电压

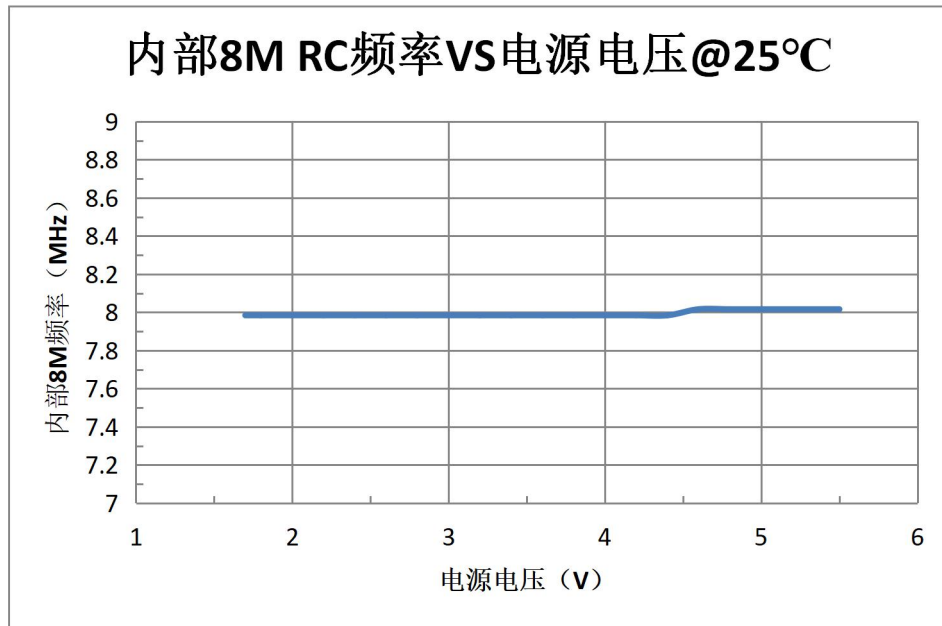


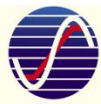


16-6-5. 静态功耗 VS 环境温度

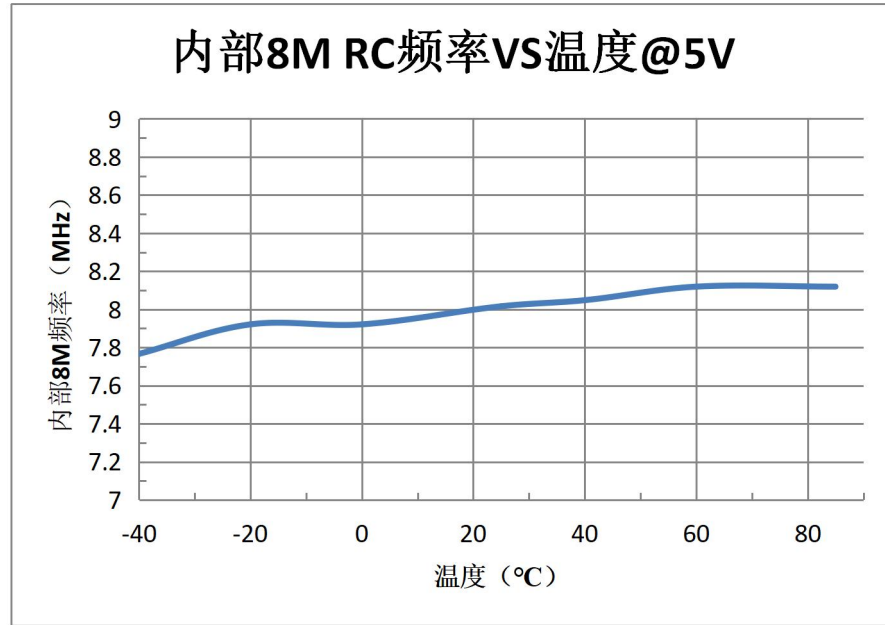


16-6-6. 内部 RC 频率 VS 电源电压

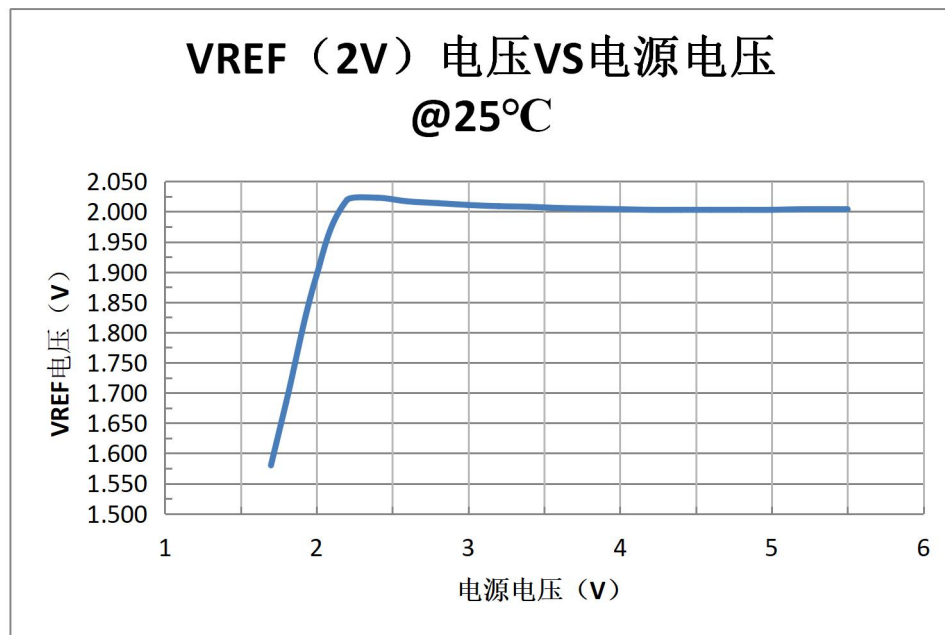


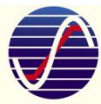


16-6-7. 内部 RC 频率 VS 电源电压

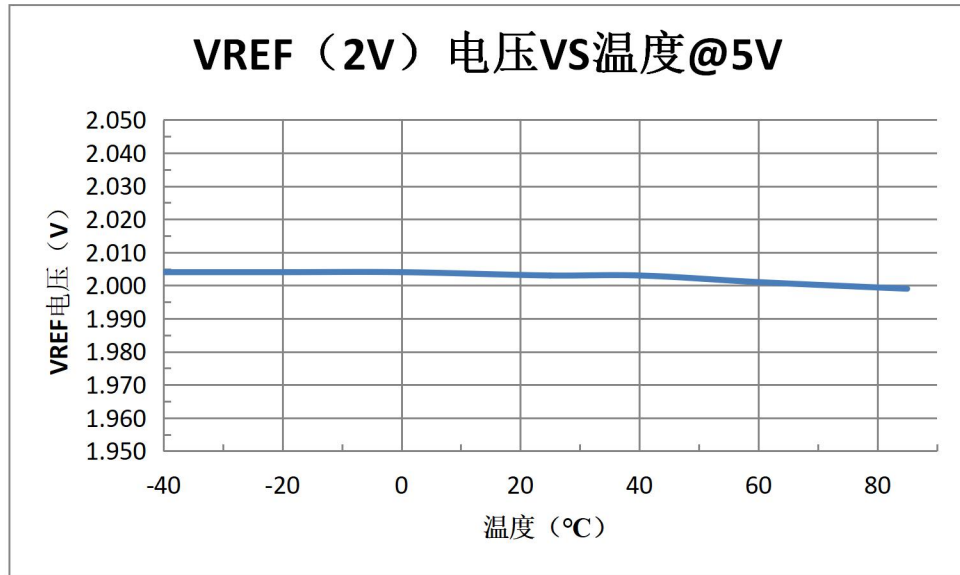


16-6-8. AD 内部参考 (2V) VS 电源电压

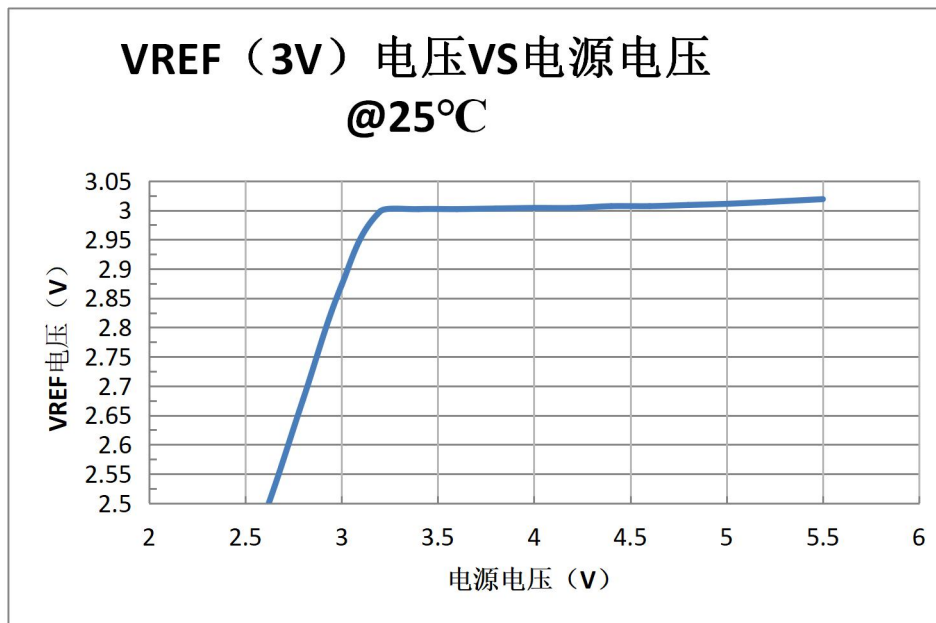


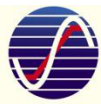


16-6-9. AD 内部参考 (2V) VS 环境温度

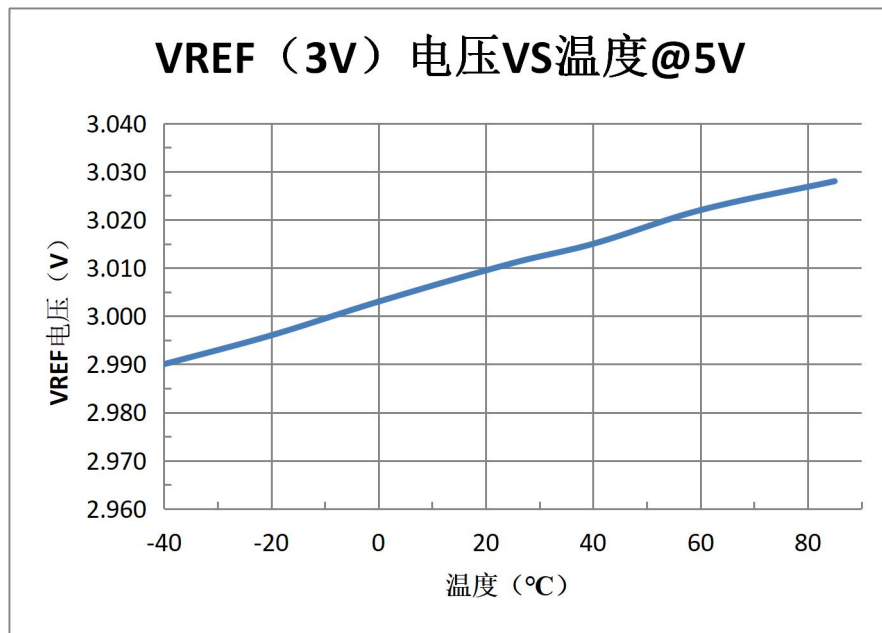


16-6-10. AD 内部参考 (3V) VS 电源电压

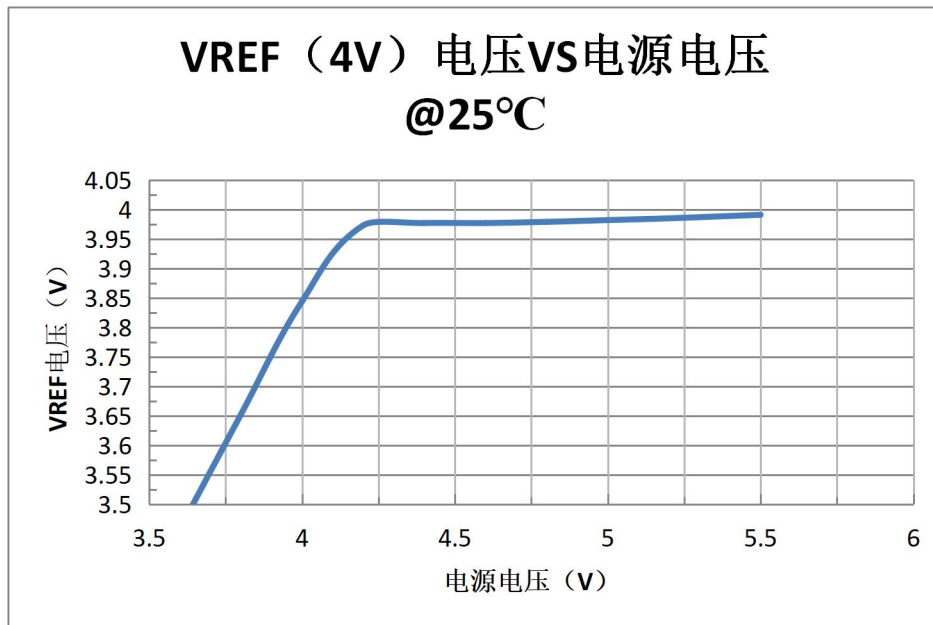


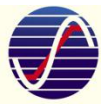


16-6-11. AD 内部参考 (3V) VS 电源电压

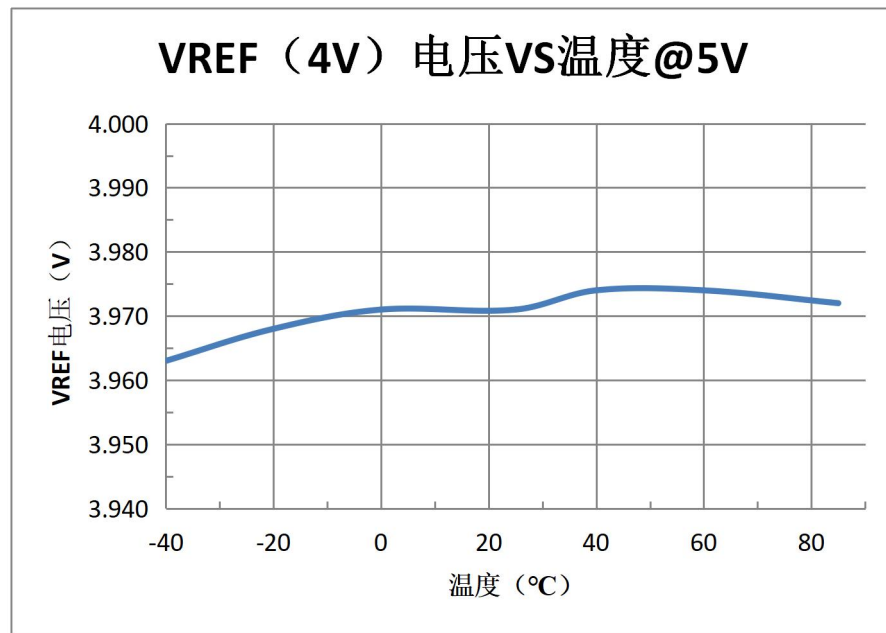


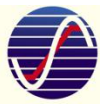
16-6-12. AD 内部参考 (4V) VS 电源电压





16-6-13. AD 内部参考 (4V) VS 电源电压

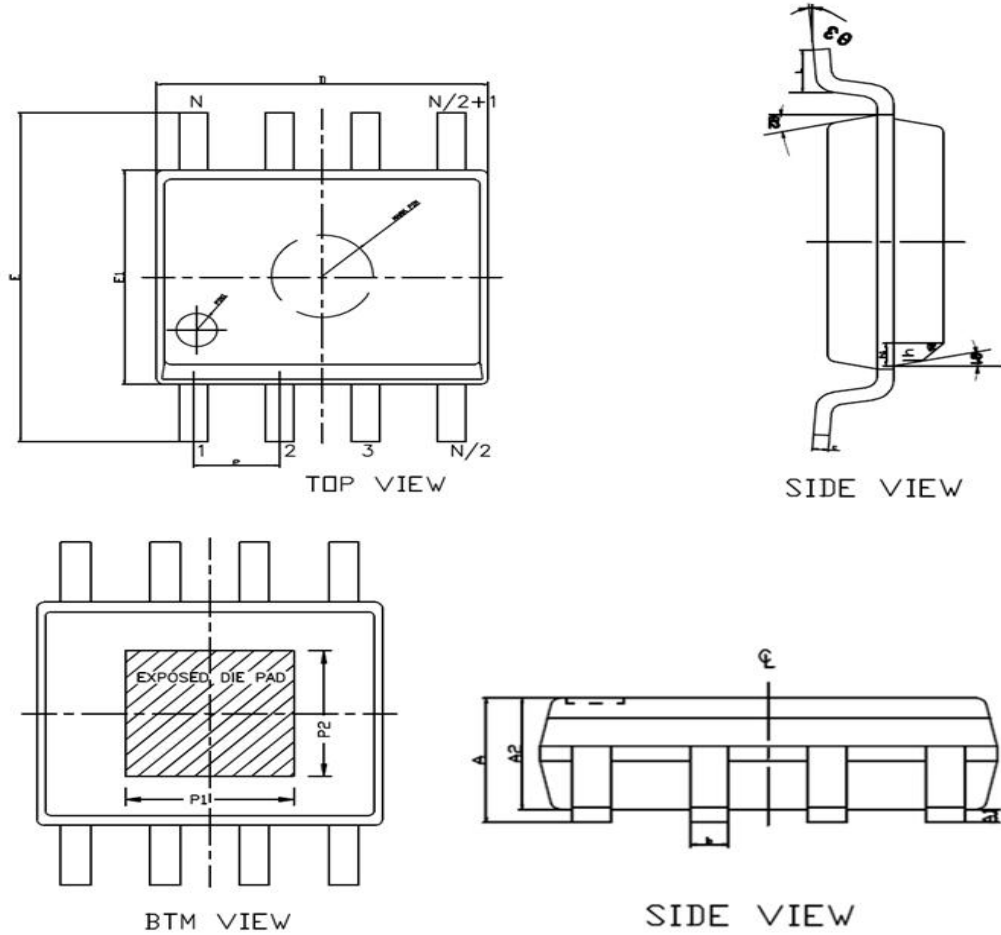




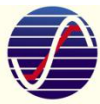
17. 封装外形

SOP16/TSSOP16 (150mil) 外形尺寸 (单位: mm)

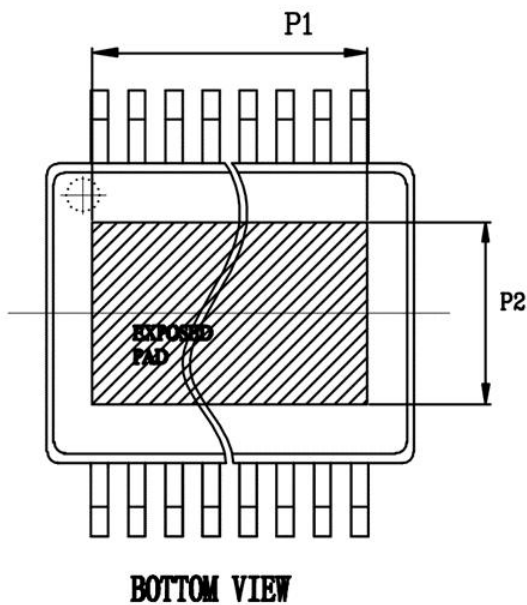
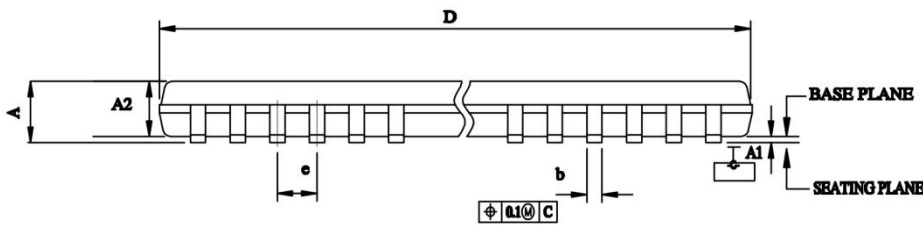
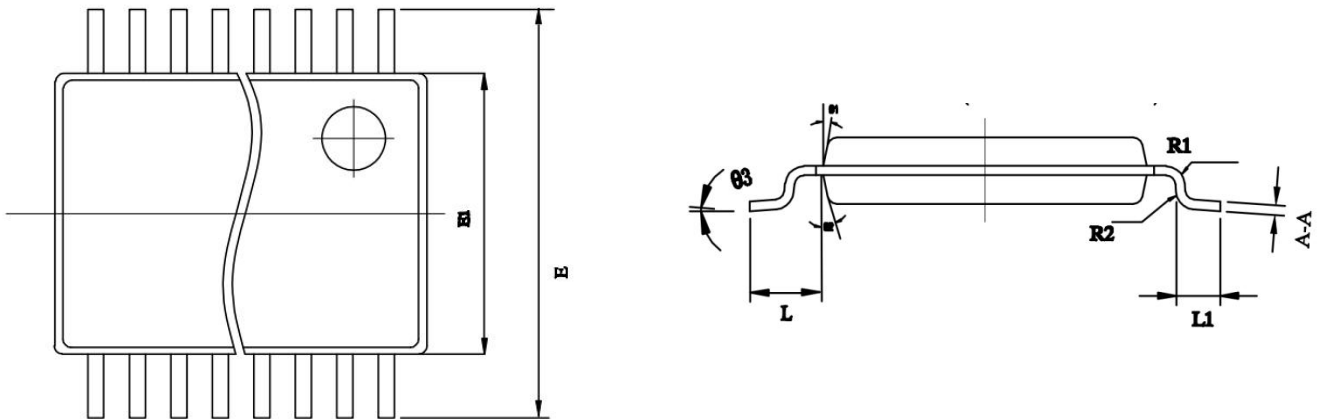
SOP20 (300mil) 外形尺寸 (单位: mm)



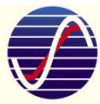
Symbol	符号	MSOIC10(150MIL)		SOIC14(150MIL)		SOIC16(150MIL)		SOIC16(300MIL)		SOIC20(300MIL)	
		Min	Max	Min	Max	Min	Max	Min	Max	Min	Max
A	总高	1.499	1.750	1.499	1.750	1.499	1.750	2.388	2.650	2.388	2.650
A1	站高	0.102	0.249	0.102	0.249	0.102	0.249	0.102	0.300	0.102	0.300
A2	塑封体高	1.397	-	1.397	-	1.397	-	2.286	-	2.286	-
E	跨度	5.842	6.198	5.842	6.198	5.842	6.198	10.109	10.566	10.109	10.566
E1	塑封体宽	3.877	3.997	3.915	3.998	3.861	3.998	7.442	7.595	7.442	7.595
D	塑封体长	4.852	4.952	8.658	8.738	9.804	9.957	10.262	10.414	12.687	12.891
L	脚长	0.406	0.889	0.406	0.889	0.406	0.889	0.406	0.889	0.406	0.889
e	脚间距	1.27TYP		1.27TYP		1.27TYP		1.27TYP		1.27TYP	
b	引脚宽度	0.406TYP		0.406TYP		0.406TYP		0.406TYP		0.406TYP	
c	引脚厚度	0.2TYP		0.2TYP		0.2TYP		0.254TYP		0.254TYP	
θ1	脱模斜度	12°TYP		7°TYP		7°TYP		7°TYP		7°TYP	
θ2	脱模斜度	12°TYP		7°TYP		7°TYP		7°TYP		7°TYP	
θ3	引脚角度	0	8	0	8	0	8	0	8	0	8
θ4	脱模倒角	45		45		45		45		45	
h	脱模倒角1	-		-		-		-		-	
h1	脱模倒角2	0.254	0.457	0.254	0.457	0.254	0.457	0.254	0.457	0.254	0.457



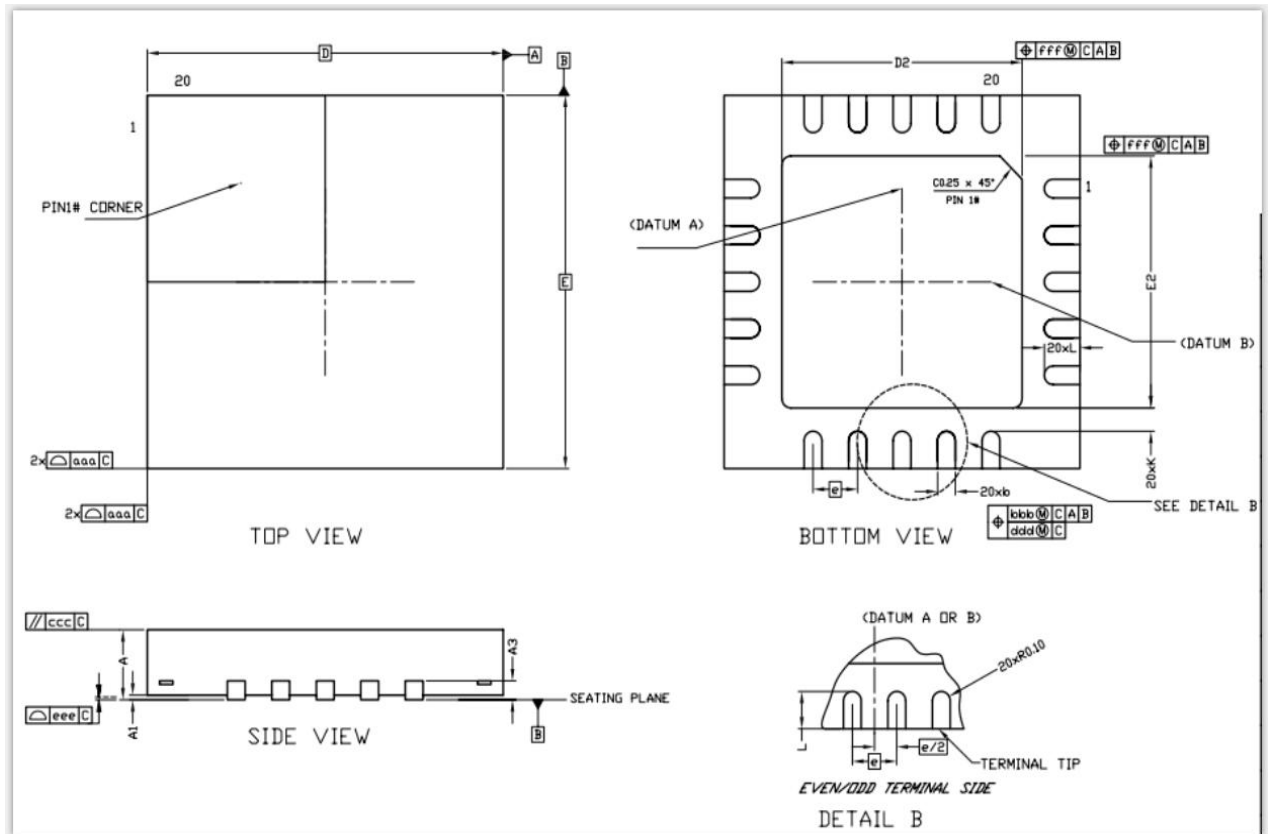
TSSOP-20 外形尺寸 (单位: mm)



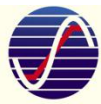
Symbol	符号	TSSOP20	
		Min	Max
A	总高		1.20
A1	站高	0.05	0.15
A2	塑封体高	0.80	1.05
E	跨度	6.25	6.55
E1	塑封体宽	4.30	4.50
D	塑封体长	6.40	6.60
L	脚长		1.00
L1		0.45	0.75
e	脚间距	0.65	
b	脚宽	0.19	0.30
R1		0.15TYP	
R2		0.75TYP	
A-A		0.09	0.20
$\theta 1$	脱模斜度	12' TYP	
$\theta 2$	脱模斜度	12' TYP	
$\theta 3$	引脚角度	0.00	8.00



QFN-20 外形尺寸



DIM SYMBOL	MIN.	NOM.	MAX.
A	0.70	0.75	0.80
	0.85	0.90	0.95
A1	0	0.02	0.05
A3	-	0.20 REF	-
b	0.15	0.20	0.25
D	4.00BSC		
E	4.00BSC		
D2	2.60	2.70	2.80
E2	2.60	2.70	2.80
e	0.50BSC		
L	0.35	0.40	0.45
K	0.20	-	-
aaa	0.10		
bbb	0.07		
ccc	0.10		
ddd	0.05		
eee	0.08		
fff	0.10		



18. 修订记录

版本	更改概要	修改日期
V1.0	初始版本	2017/09/26
V1.1	曲线图部分修正	2017/10/15
V1.2	1. UART 波特率计算公式增加说明 2. 增加 IAP 操作注意要求, 修改规格书中的参考例程 3. 增加对 DBC1 寄存器操作说明 4. 增加 ADC 阈值比较寄存器功能说明	2017/11/10
V1.3	更新电气特性及参数曲线	2017/11/15
V1.4	增加睡眠唤醒只能通过低电平的描述、修改 PWM 死区分频比说明、ADC 使用模拟口时端口必须配置为高阻态	2018/4/4
V1.5	增加 QFN20 脚位分配图及 QFN20 封装尺寸图	2018/4/28
V1.6	删除了 MSOP10,SOP14,QFN20 的封装尺寸图	2019/1/3
V1.7	修改订购信息和封装信息	2019/7/3