



汉威半导体

DM24RF308

规格书

版本1.0



超低功耗高集成度 2.4GHz GFSK 无线收发芯片

总述

DM24RF308是一款低成本,高集成度的 2.4GHz 的无线收发芯片。工作在2.400~2.483GHz世界通用ISM频段。片上集成发射机,接收机,频率综合器,GFSK 调制解调器。DM24RF308传输GFSK信号,发射功率最大可以到8dBm,空旷地段传输可达120米以上。接收机采用低中频结构,接收灵敏度可以达到-86dBm。该芯片将外围器件高度集成到芯片内部,集成了射频前端匹配电路,22K电阻,晶体负载电容,VDD电容等,目前该芯片外围器件最低只需要2个电容和一颗晶振。

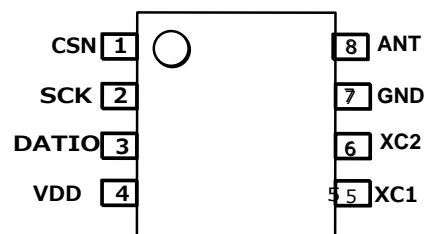
主要特性

- ◆ **低功耗**
发射模式 (0dBm) 工作电流16mA;
接收模式工作电流14mA;
休眠电流1.5uA。
- ◆ **高集成度,**
外围元器仅需要2个电容,一个晶振。
- ◆ **低成本**
支持16MHz晶振±60ppm;
支持双层印制板设计;
支持SOP8封装;
支持SPI接口通讯;
可用印制板微带天线。
- ◆ **高性能**
1Mbps模式的接收灵敏度为-86dBm;
1Mbps模式的特殊应用最大发射功率可达8dBm,空旷地带传输距离可达120米以上;
抗干扰性好,接收滤波器的邻道抑制高。
- ◆ 内置 自重传, auto_ack 功能。
- ◆ 支持4线SPI接口,速率最高支持8Mbps。

应用方案

- ◆ 无线鼠标键盘
- ◆ 电视和机顶盒遥控器
- ◆ 智能家居及物联网系统
- ◆ 遥控玩具及无线游戏手柄
- ◆ 无线工业控制设备

封装图



DM24RF308 (SOP8)



目录

1 系统结构方框图	2
2 引脚定义	2
3 芯片工作状态	4
4 数据通信模式	6
5 SPI 控制接口	8
5.1 SPI 时序	8
6 寄存器的读写说明	10
6.1 寄存器描述	10
6.2 SPI 指令格式	17
7 主要参数指标	19
8 典型应用原理图	21
9 封装	23
10 订单信息	26
11 修改记录	27



1 系统结构方框图

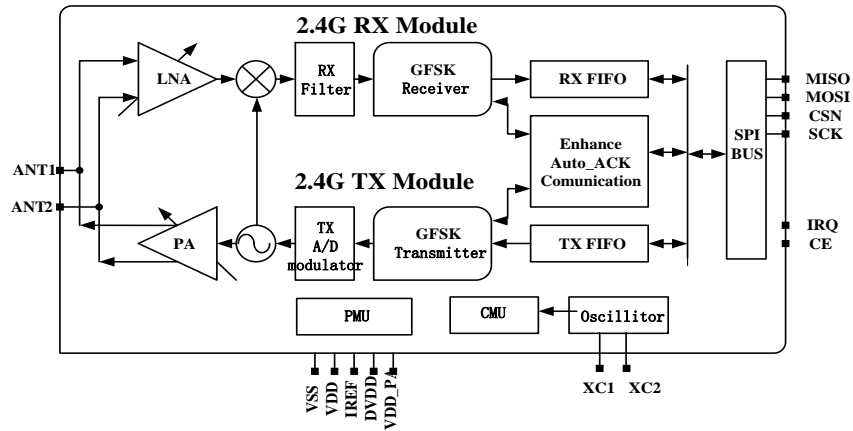
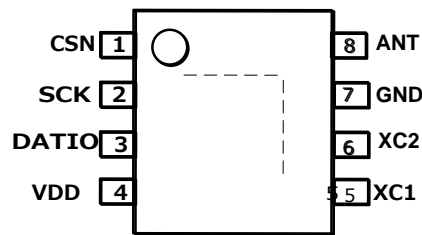


图1-1 DM24RF308系统结构方框图

2 引脚定义



DM24RF308 (SOP8)

图2-2 DM24RF308 SOP8 引脚功能图



3 芯片工作状态

DM24RF308由芯片内部寄存器和引脚控制着状态机，实现芯片在不同工作模式之间的转换。DM24RF308可配置为 休眠模式、待机模式、待发射模式、发送模式和接收模式五种工作模式。状态转换图如图 3-1 所示。

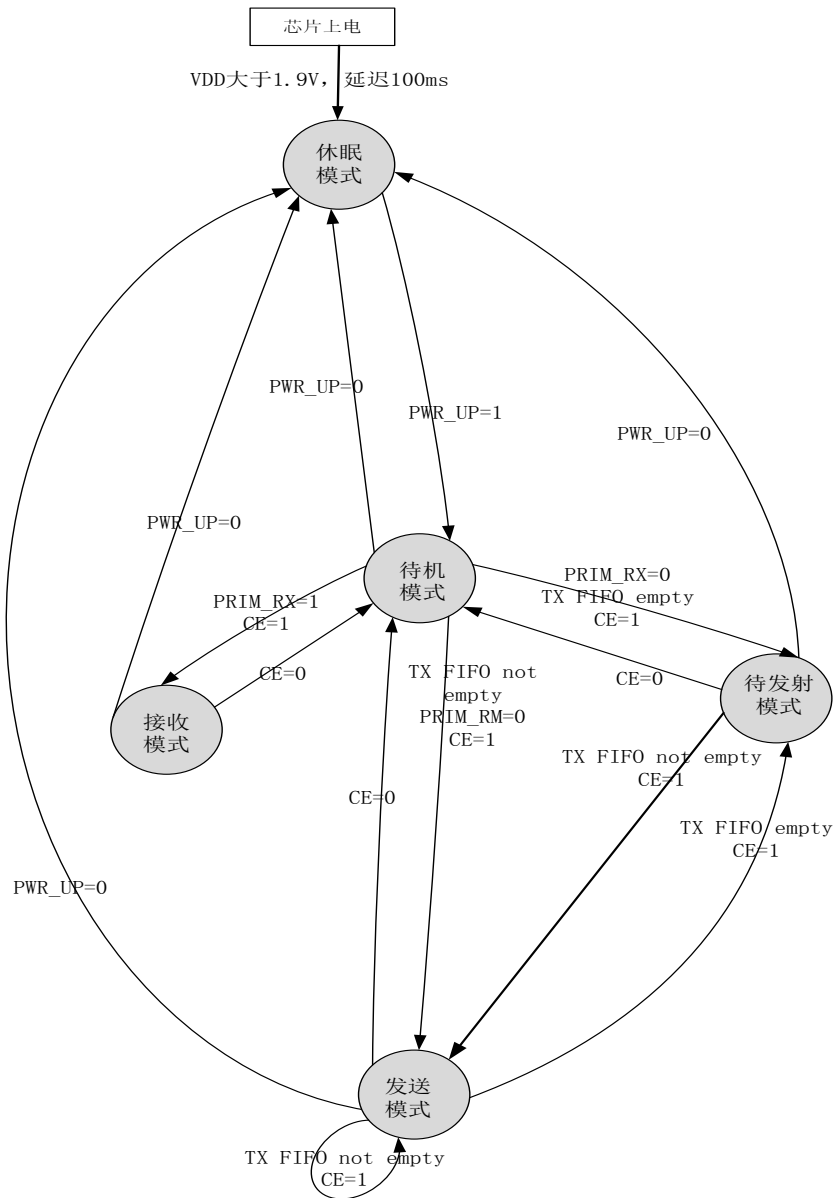


图3-1 工作状态图



- ◆ **休眠模式:**
DM24RF308所有功能关闭,保持电流消耗最小。进入休眠模式后,DM24RF308停止工作,但寄存器内容保持不变。休眠模式由寄存器中PWR_UP位控制。
- ◆ **待机模式:** 芯片维持晶振低电流振荡而其余功能模块均关闭,消耗的平均电流较小。在休眠模式下,通过配置寄存器PWR_UP的值为1,芯片即可进入待机模式。而处于发射或接收模式时,只要CE引脚置0芯片就会重新返回到待机模式。
- ◆ **待发发射模式:** 进入该模式条件为发送端TX FIFO寄存器为空并且CE引脚置1。此时,晶振有较强的输出驱动能力且芯片的电源管理模块开启。待发发射模式下,如果有数据包送入TX FIFO,此时芯片内部锁相环立刻启动工作并且经过一段锁相环的锁定时间后,发射将数据包发射出去。
- ◆ **接收模式:** 进入该模式条件为PWR_UP、PRIM-RX、CE引脚置1。此时,射频部分接收从天线来的信号,将其放大、下变频、滤波和解调,根据地址、校验码、数据长度等,判断是否收包有效,有效收包上传RX FIFO,上报中断。如果RX FIFO是满的,接收的数据包就会被丢弃。
- ◆ **发射模式:** 进入该模式条件为PWR_UP置1、CE引脚有置1并保持20us以上,CE再置0、PRIM-RX置0且TX FIFO中存在有效数据。
DM24RF308在数据包发送完之前都会保持在发送模式。发送完成后,CE置低,返回到待机模式。芯片采用PLL开环发射方式。



4 数据通信模式

DM24RF308基于包通信，芯片内部基带处理单元可完成如数据组帧、校验、地址判断、数码去噪、白化、数据重传和ACK响应等基带协议处理，无需外部MCU干预。MCU有IRQ pin脚和中断寄存器，能清楚的判断每一包数据传输成功与否通过，或传输失败的原因。

芯片接收下可配置为二个8字节的RX FIFO 或一个16字节RX FIFO；发射模式下可配置为二个8字节的TX FIFO 或一个16字节TX FIFO。在休眠模式和待机模式下，MCU可以访问FIFO。

芯片主要有二种数据通信模式：无自重传的通信模式；和有自重传有ACK的通信模式。

◆ 无自重传的通信模式

无自重传通信模式下，发送端从TX FIFO中取出数据并且发送，发送完成后产生中断；主控MCU需清除中断，并清空TX FIFO；接收端接收到有效的地址和数据时产生中断，MCU接收到该中断后，将RX FIFO的数据读出，再清除中断，清空RX FIFO。

无自重传的通信模式的数据包格式，如表4-1所示。

表4-1 无自重传无ACK通信模式的数据包形式

前导码	地址	数据	CRC校验
3字节	3~5字节	1~8/16字节	0/2字节

表 4-1 中地址和数据部分可以选择扰码方式，根据使能/关闭扰码配置位。

◆ 有自重传有ACK的通信模式

有自重传有ACK的通信模式下，把主动发起通信的一方称为PTX（主发端），把接收数据并响应的一方称为PRX（主收端）。PTX发出数据后等待应答信号，PRX接收到有效数据后回应答信号。PTX规定时间内未收到应答信号，自动重新发送数据。DM24RF308芯片内部自动完成自重传和自动应答功能，无需外部微控制器干预。

PTX在发送数据后自动转到接收模式等待应答信号。如果没有在规定时间内收到正确的应答信号，PTX将重发相同的数据包，直到收到应答信号；如传输次数超过ARC设置的值，就产生MAX_RT中断。PTX收到应答信号，即此次数据已经发送成功，并产生TX_DS中断，外部MCU收到TX_DS中断后，执行清除中断，清空TX FIFO操作。

PRX每次收到一包有效数据都会回ACK应答信号，通过判断PID的值，确认该数据是否是新数据，如是新数据就保存到RX FIFO中，否则就将旧数据丢弃。

带自重传带ACK的通信模式，需要保证PTX的TX_ADDR、RX_ADDR，以及PRX的RX_ADDR三个地址的值一致。地址设置如下例：

PTX: TX_ADDR =0xA1B3C4D5E6

PTX: RX_ADDR =0xA1B3C4D5E6

PRX: RX_ADDR =0xA1B3C4D5E6



PTX 端发射有自重传有 ACK 通信模式的数据包格式，如表 4-2 所示。

表4-2 带自重传带ACK通信模式的数据包形式

前导码	地址	标识(10bit)			数据	CRC 校验
		数据长度标识	PID标识	NO_ACK标识		
3字节	3~5字节	7bit	2bit	1bit	0~8/16字节	0/2 字节

表 4-2 中地址、标识和数据部分可以选择扰码方式，根据使能/关闭扰码配置位。

表 4-3 是 PRX 端发射有自重传有 ACK 通信模式的 ACK 包格式。

表4-3 带自重传带ACK通信模式的数据包形式

前导码	地址	标识(10bit)			CRC校验
		数据长度标识	PID标识	NO_ACK标识	
3字节	3~5字节	7bit	2bit	1bit	0/2字节

表 12 中地址和标识部分需要选择与 PTX 相同的使能/关闭扰码方式。

DM24RF308芯片的中断引脚IRQ为低电平触发，IRQ引脚初始状态为高电平，当状态寄存器中TX_DS、RX_DR或MAX_RT为1，以及相应的中断上报使能位为0时，IRQ引脚的中断触发。MCU将相对应的中断源写‘1’时，清除中断。设置对应的中断非使能位为1，禁止IRQ引脚的中断触发。



5 SPI 控制接口

DM24RF308芯片通过SPI控制接口对各寄存器进行读写操作。DM24RF308芯片作为从机，SPI接口的数据率一般取决于MCU的接口速度，其最大的数据传输率为8Mbps。

SPI接口是标准的四线SPI接口，可以使用MCU的通用I/O口模拟SPI接口。CSN引脚为0时，SPI接口等待执行指令。一次CSN引脚由1到0的变化执行一条指令。在CSN引脚由1变0后可以通过MISO来读取状态寄存器的内容。

5.1 SPI 时序

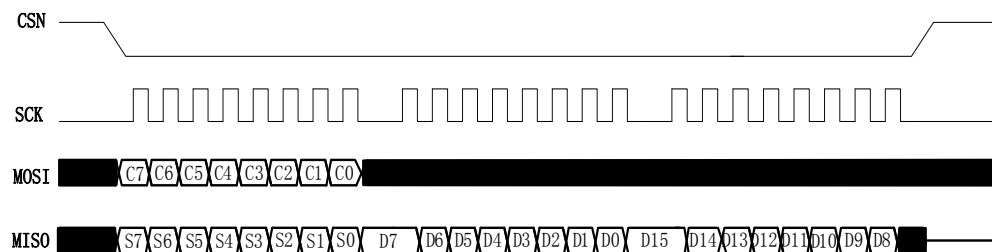


图5-1 SPI读操作

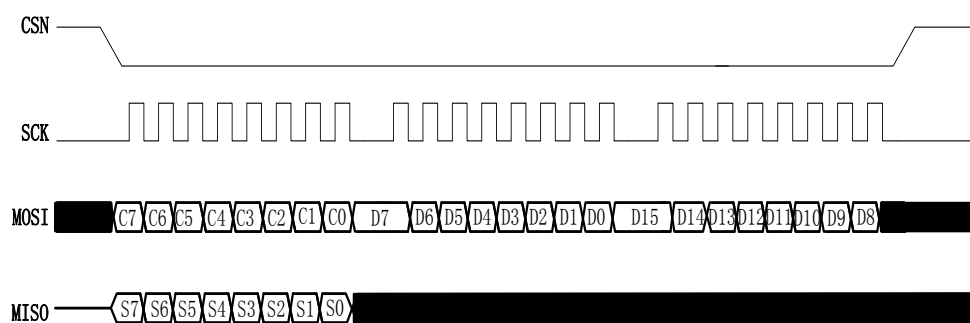


图5-2 SPI写操作

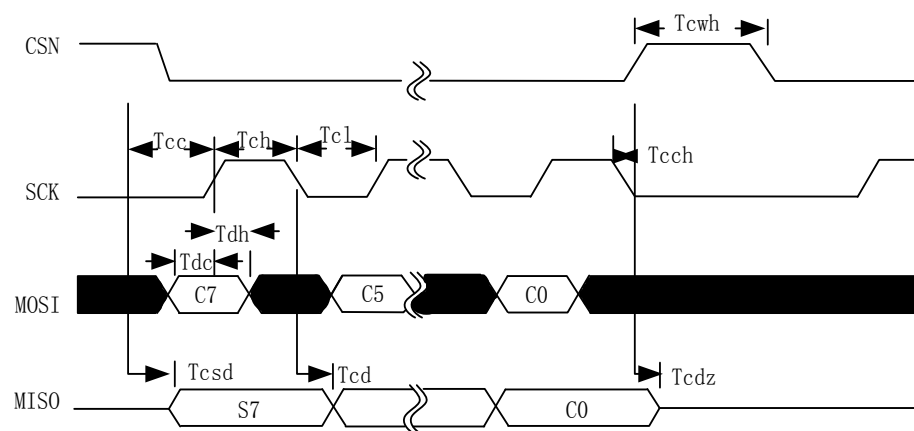


图5-3 SPI, NOP操作时序图



表5-2 SPI操作参考时间

SYMBOL	PARAMETERS	MIN	MAX	UNITS
Tdc	数据建立时间	16		ns
Tdh	数据保持时间	3		ns
Tcsd	CSN信号有效时间		40	ns
Tcd	SCK信号有效时间		51	ns
Tcl	SCK信号低电平时间	38		ns
Tch	SCK信号高电平时间	38		ns
Fsck	SCK信号频率		8	MHz
Tr, Tf	SCK信号上升下降时间		110	ns
Tcc	CSN信号建立时间	3		ns
Tcch	CSN信号保持时间	3		ns
Tcwh	CSN无效时间	50		ns
Tcdz	CSN信号高阻抗		39	ns

注：表5-2的参数可根据选择的MCU进行调整

图5-1~5-3和表5-2给出了SPI操作及时序。在写寄存器之前一定要进入休眠模式或待机模式。在图中用到了下面的符号：

C_i -SPI指令位

S_i -状态寄存器位

D_i -数据位（备注：由低字节到高字节，每个字节中高位在前）

注： $i = 1, 2, 3, \dots, n$ 。



6 寄存器的读写说明

6.1 寄存器描述

可以通过SPI读写操作表6-1中的寄存器，来配置和控制DM24RF308。表6-1中未定义的寄存器，读取结果为“0”。不要尝试读写表6-1未列出的寄存器，有可能造成芯片工作不正常。

表6-1 控制寄存器

地址	名称	BIT	默认值	读写	说明
00	CONFIG				工作寄存器
	PM_EN	7	0	R/W	当PWR_UP置高时，选择进入模式 1: 进入待发射模式 0: 进入待机模式
	DIS_RIRQ_PIN	6	0	R/W	接收数据成功中断 pin 非使能位 1: 中断不输出到 IRQ pin 0: 数据接收中断反映到 IRQ pin
	DIS_TIRQ_PIN	5	0	R/W	发送数据成功中断 pin 非使能位 1: 中断不输出到 IRQ pin 0: 数据发射中断反映到 IRQ pin
	DIS_MAX_RT	4	0	R/W	发送失败并达到最大传输次数的 中断输出非使能控制位 1: 中断不反映到 IRQ 引脚 0: MAX_RT 中断输出到 IRQ pin
	CRC_EN	3	1	R/W	CRC 使能 1: CRC 使能 0: CRC 不使能，并且不判 CRC 校验
	<i>Reserved</i>	2	1		
	PWR_UP	1	0	R/W	芯片电源管理单元开关 1: Power Up 0: Power Down
	PRTX_SEL	0	0	R/W	主接收/主发射选择控制 1: 芯片为主接收 0: 芯片为主发射
01	ID	7:0	0x87	RO	Chip ID Code.
02	Version	7:0	0x11	RO	Chip Version.
03	RF_CHNL				通信频道设置
	<i>Reserved</i>	7	0	R/W	Only 0 allowed
	RF_CHNL	6:0	1001110	R/W	设置使用频道为 Channel=RF_CHNL + 2400
04	RF_CTRL				射频通信参数配置



	RFDR_SEL	7:6	00	R/W	数据速率 01: 2Mbps 00: 1Mbps 11: 保留 10: 保留
	RFDR_PAGC	5:3	111	R/W	DR 输出功率 111: 8dBm 110: 6dBm 101: 4dBm 100: 2dBm 011: 0dBm 010: -5dBm 001: -10dBm 000: -25dBm
	RFPA_PWR	2:0	111	R/W	PA 输出功率 111: 8dBm 110: 6dBm 101: 4dBm 100: 2dBm 011: 0dBm 010: -5dBm 001: -10dBm 000: -25dBm
05	RADDR_WD				地址宽度设置
	<i>Reserved</i>	7:2	000000		
	RADDR_WD	1:0	11	R/W	RX 地址宽度 00: 无效 01: 3 字节 10: 4 字节 11: 5 字节 如果地址最大宽度设置 5 字节， 低于 5 字节，地址寄存器低字节 有效
06	AR_CTRL				自动传输控制
	AR_DLY	7:4	0000	R/W	自动传输延时 0000 :250μs 0001 :500μs 0010 :750μs 1111: 4000μs
	AR_CNT	3:0	0011	R/W	自动传输次数设置 0000: 无自重传且无 ACK 的通信 0001~1111: 有自重传的通信 0001: 有 ACK 的 1 次传输 0002: 有自重传有 ACK 的 2 次传 输



					1111: 有自重传有ACK的15次传输
07	TRS_STATUS				数据传输状态寄存器
	<i>Reserved</i>	7	0	R/W	Only 0 allowed
	RX_DR	6	0	R/W	RX FIFO 接收数据中断位， 在新数据被接收并到达 RX FIFO 时产生中断。 写 1 清除中断
	TX_DS	5	0	R/W	TX FIFO 发送数据成功中断位， 在不带自重传模式下，数据发送完成后产生中断； 在带自重传模式下，仅在发送端收到 ACK 信号后才会将该位置高。 写 1 清除中断
	MAX_RT	4	0	R/W	发送达到最大传输次数未成功中断位。 写 1 清除中断 产生该中断后，继续进行通信必须先清除该中断
	<i>Reserved</i>	3:1			
	TX_FULL	0	0	R	TX FIFO 满标志 1: TX FIFO 满 0: TX FIFO 未滿
08	OBSERVE_TX				传输状态寄存器
	PLOS_VALUE	7:4	0	R	丢包值 该值达到最大值 15 时将停止计数， 该值在写 RF_CH 时被复位到零， 未复位该值时可以继续进行通信。
	ARC_VALUE	3:0	0	R	自重传的传输次数 自重传增加一次，ARC_CNT 加一； 在 ARC_CNT 达到 ARC 限定值时， 视为丢包，并将 PLOS_CNT 加一； 当新数据写入 TX FIFO 时该计数器复位。
0A	TX_ADDR	39:0	0xE7E7E7E7E7	R/W	发送端地址，由低字节开始。 只在配置为 PTX 模式的芯片中使用， 需要设置 RX_ADDR 等于该地址以便接收 ACK 自动应答。
0B	RX_ADDR	39:0	0xE7E7E7E7E7	R/W	data pipe 的接收地址，由低字节开始。 地址长度由 RADDR_AW 定义， 最大宽度 5 字节。
0C	RPW				RX payload 的数据字节宽度
	<i>Reserved</i>	7:5	000	R0	Only 0 allowed
	RPW	4:0	00000	R/W	0: RX pipe 未被使用



					1 = 1 byte ... 8 = 8bytes
0D	DEMOD_CTRL	7:0			调制解调控制
	<i>Reserved</i>	7	0		
	SCAR_MOSI	6	0	R/W	替代 MOSI, 进入单载波模式 1: 使能 0: 关闭
	SCAR_CSK	5	0	R/W	替代 CSK, 进入单载波模式 1: 使能 0: 关闭
	GAUSO_AJ	4:1	0111	R/W	高斯滤波器输出到 DAC 的信号幅值调整, 该输出信号幅值是发射调制频偏大小的决定因素之一 1111: 幅值最小 ... 1000: 幅值居中 ... 0000: 幅值最大
	SCRAM_EN	0	1	R/W	扰码功能使能控制 开启扰码可减少长 1 长 0 数据, 扰码使能需收发两端配置相同 1: 扰码使能 0: 扰码关闭
0E	DEM_PARAM	23:0			解调器参数寄存器
	<i>Reserved</i>	23:21	000		
	RXPLL_SYNC_EN	20	0	R/W	接收通道与锁相环同时开启控制 1: 同时开启 0: 分时开启
	PLL_OP_EN	19	0	R/W	锁相环开环使能控制 1: 锁相环开环使能 0: 锁相环开环受状态机控制
	DEMOD_DLY	18	0	R/W	解调器是否叠加收报的初始偏移量, 解调器不叠加初始偏移量可作为接收灵敏度测试 1: 不叠加初始偏移量 0: 叠加初始频偏, 接收状态下可以抵消由于中心频偏引起的误码
	<i>Reserved</i>	17	1		
	PREAM_TH	16:13	0110	R/W	接收机数字解调器前导码相关阈值设置 1000: 24 位 0110: 22 位 0000: 16 位
	SYNC_BITS	12	1	R/W	接收机数字解调器的 4 倍采样, 取几点相关上计算该位数据正确



					1: 3bit 0: 2bit
	PREAM_INV	11	1	R/W	前导码按位取反控制 1: 不按位取反 0: 按位取反
	DEMOD_AMP	10:7	1110	R/W	解调器的数据中心值调整环路的基准波形的幅度控制
	DEMOD_FMP	6:1	000101	R/W	解调器的数据中心值调整环路的根据基准波形的调整速度
	AGGR	0	1	R/W	解调器的码率同步单元的步长选择 1: 大步长调整, 速度快 0: 小步长调整, 速度慢
0F	RXPIPE_EN				接收通道使能
	<i>Reserved</i>	7:1	00	R/W	Only 00 allowed
	RXPIPE_EN	0	1	R/W	RX data pipe enable
10	DYNPD_IO				IO 控制与动态 PAYLOAD 长度使能
	<i>Reserved</i>	7	1	R/W	Only 0 allowed
	<i>Reserved</i>	6	0	R/W	默认为 0, SW 初始化为 1.
	<i>Reserved</i>	5	0	R/W	默认为 0, SW 初始化为 1.
	<i>Reserved</i>	4	0	R/W	
	<i>Reserved</i>	3:1	000	RO	
	DPL	0	0	R/W	数据通道动态 PAYLOAD 长度使能控制; 需 DPL_EN 和 ENAA 和此信号同时使能, 才有效。 1: 动态 PAYLOAD 长度使能 0: 动态 PAYLOAD 长度功能关闭
12	PINO_RF_CTRL	47:0			引脚输出和射频控制寄存器
	<i>Reserved</i>	47:44	0101		
	IRQ_INV	43	0	R/W	IRQ 输出取反控制 1: 输出取反 0: 输出不取反
	CLKO_HIZ	42	0	R/W	CLKOUT 引脚是高阻输出控制 1: CLKOUT 引脚为高阻输出 0: CLKOUT 引脚作为输出引脚
	CE_WPD	41	0	R/W	CE 引脚弱下拉使能 1: CE 弱下拉使能 0: CE 弱下拉不使能
	MISO_HIZ	40	0	R/W	MISO 引脚高阻输出使能 1: MISO 引脚为高阻输出 0: MISO 引脚作为输出引脚
	IRQ_HIZ	39	0	R/W	IRQ 引脚是否为高阻输出 1: IRQ 为高阻输出 0: IRQ 作为输出引脚
	<i>Reserved</i>	38:36	011		
	CLKO_FREQ	35:34	10	R/W	内部晶振信号输出频率选择



					00: 16MHz 01: 8MHz 10: 4MHz 11: 2MHz
	STBTX_RX2TX_EN	33	1	R/W	PTX 端在从发送模式转为接收模式过程中短暂进入待发射模式使能位，进入待发射模会使得除 DVDD 的 LDO 之外的其余 LDO 都掉电一次 1: 使能 0: 不使能
	BPF_CTRL_BW	32	0	R/W	接收中频滤波器的 1dB 带宽选择 1: 2MHz 0: 1.7MHz
	<i>Reserved</i>	31:0	0xacef2145		
15	FEATURE	7:0		R/W	特征寄存器
	<i>Reserved</i>	7:6	00	R/W	Only 00 allowed
	CE_SEL	5	0	R/W	使能 CE 用命令方式开启 0: CE 由 CE 引脚控制 1: CE 由命令方式控制
	DATA_LEN_SEL	4:3	00	R/W	数据长度选择 00: 8byte 模式 其他: 保留
	DPL_EN	2	0	R/W	动态 PAYLOAD 长度使能
	ACK_PAY_EN	1	0	R/W	ACK 带 PAYLOAD 使能
	DYN_ACK_EN	0	0	R/W	W_TX_PAYLOAD_NOACK 命令使能
16	DIGB_CTRL	39:0		R/W	数字基带控制寄存器
	<i>Reserved</i>	39:32	0x46		
	INV_PRERX	31	1	R/W	进入 RX_block 前是否取反 RX 通路数据 1: 取反 0: 保持不变
	DACO_SWAP	30	0	R/W	DAC 输入端数据 DAC_0<5:0>高低位顺序交换控制 1: DAC_0<5:0>= Data<0:5> 0: DAC_0<5:0>= Data<5:0>
	DACD_INITL	29:24	011100	R/W	预发送状态 DAC 数据的起始值
	TRX_TIME	23:21	011	R/W	锁相环开环到开始发射数据的时间间隔，时间长度计算： TRX_TIME×8+7.5，单位为 us
	EX_PA_TIME	20:16	00111	R/W	发射锁相环使能到 PA 使能的时间间隔，时间长度计算： EX_PA_TIME×16，单位为 us
	TX_SETUP_TIME	15:11	01101	R/W	发射 PA 使能到锁相环开环的时间间隔，时间长度计算： TX_SETUP_TIME×16，单位为 us



	RX_SETUP_TIME	10:6	10100	R/W	RX 射频通路锁相环稳定时间，时间长度计算： RX_SETUP_TIME × 16，单位为 us
	RX_ACK_TIME	5:0	001010	R/W	PTX 转为接收模式后等待 ACK 的最长时间，超出该时间则认为本次传输失败， 2Mbps 模式下的时间长度计算： RX_ACK_TIME × 16，单位为 us 1Mbps 模式下的时间长度计算： RX_ACK_TIME × 32，单位为 us 250kbps 模式下的时间计算： RX_ACK_TIME × 128，单位为 us 125kbps 模式下的时间计算： RX_ACK_TIME × 256，单位为 us
17	FIFO_STATUS				FIFO 状态寄存器
	<i>Reserved</i>	7	0		
	TX_REUSE	6	0	R	调用上一帧数据发送的指示位 在使用 REUSE_TX_PL 命令后，该位为 1，重传上一次发送中最后一帧数据。该位可以由命令 W_TX_PAYLOAD、 W_TX_PAYLOAD_NOACK、 DEACTIVATE、FLUSH TX 进行复位操作。
	TX_FULL	5	0	R	TX FIFO 满标志位 1: TX FIFO 满 0: TX FIFO 非满
	TX_EMPTY	4	1	R	TX FIFO 空标志位 1: TX FIFO 空 0: TX FIFO 非空
	<i>Reserved</i>	3:2	00		
	RX_FULL	1	0	R	RX FIFO 满标志位 1: RX FIFO 满 0: RX FIFO 非满
	RX_EMPTY	0	1	R	RX FIFO 空标志位 1: RX FIFO 空 0: RX FIFO 非空
N/A	TX_PLD	63:0	X	W	TX 发送数据 通过 SPI 命令写入 TX 数据，数据被存放在 2 级 8 字节或 1 级 16 字节 FIFO 中
N/A	RX_PLD	63:0	X	R	RX 接收数据 通过 SPI 命令读出 RX 数据，数据被存放在 2 级 8 字节或 1 级 16 字节 FIFO 中，所有 RX PIPE 共享同一个 FIFO
19	AACK_EN				PRX 的自应答使能



	<i>Reserved</i>	7:1	00		
	AACK_EN	0	1	R/W	Auto ACK Enable

注 1: DM24RF308芯片上电复位后的所有寄存器（包括读/写在内）的初始值如表格中所述。注 2: 表 6-1 的有部分保留寄存器和保留寄存器地址, 请不要试图修改保留寄存器的默认值, 也不要试图对保留寄存器地址所在的寄存器进行写操作, **注 2 上述操作将引起芯片无法正常工作!**

当访问多字节寄存器/地址/数据时, 读/写顺序为低字节在前高字节在后。单个字节内部高 bit 在前低 bit 在后。

6.2 SPI 指令格式

表6-2 SPI指令格式

<命令字: 由高位到低位 (每字节)>

<数据字节: 低字节到高字节, 每一字节高位在前>

命令名称	命令字 (二进制)	后带数据 (字节数)	操作
R_REGISTER	000A AAAA	1 to 5 低字节在前	读状态寄存器 AAAAA=5bit 寄存器地址
W_REGISTER	001A AAAA	1 to 5 低字节在前	写状态寄存器 AAAAA=5bit 寄存器地址 仅在休眠和待机模式下执行。
R_RX_PAYLOAD	0110 0001	1 to 8 低字节在前	读接收数据, 读操作通常由第 0 字节开始, 读完过后数据将从 RX FIFO 中删除, 接收模式下执行。
W_TX_PAYLOAD	1010 0000	1 to 8 低字节在前	写发射数据, 写操作通常由 0 字节开始。
FLUSH_TX	1110 0001	0	清 TX FIFO, TX 模式下执行。
FLUSH_RX	1110 0010	0	清 RX FIFO, RX 模式下执行。
REUSE_TX_PL	1110 0011	0	用在 PTX 端, 再次使用最后一帧发送的数据并且发送。该命令在刚发送数据或者执行 FLUSH_TX 命令后可用。该命令不可以在发送数据的过程中使用。
ACTIVATE	0101 0000	1	用该命令后跟数据 0x73, 将激活以下功能 • R_RX_PL_WID • W_TX_PAYLOAD_NOACK 再次使用该命令后跟同样数据, 将关闭上述功能。该命令仅在休眠模



			式和待机模式下执行。
DEACTIVATE	0101 0000	1	用该命令后跟数据 0x8C, 将关闭以下功能 <ul style="list-style-type: none">• R_RX_PL_WID• W_TX_PAYLOAD_NOACK• W_ACK_PAYLOAD
R_RX_PL_WID	0110 0000	0	读 RX FIFO 最顶部 RX-payload 数据宽度。
W_ACK_PAYLOAD	1010 1PPP	1 to 8 低字节在前	Rx模式下执行 写PIPE PPP (PPP的值从000到101) 响应ACK时同时回传的数据。最多可设置2个ACK数据包。同PIPE的数据将以先进先出的原则发送。 写操作通常从0字节开始。
W_TX_PAYLOAD_NOACK	1011 0000	1 to 8 低字节在前	写发射数据, 写操作通常由 0 字节开始。TX 模式下执行, 使用该命令发送数据, 发送完成后给出 TX_DS 标志并且不判自动应答。
CE_FSPI_ON	1111 1100	0	SPI 命令使 CE 内部逻辑置 0。
CE_FSPI_OFF	1111 1101	0	SPI 命令使 CE 内部逻辑置 1。
RST_FSPI_HOLD	0101 0011	1	用该命令后跟数据 0x5A, 使得进入复位状态并保持。
RST_FSPI_RELS	0101 0011	1	用该命令后跟数据 0xA5, 使得释放复位状态并开始正常工作。
NOP	1111 1111	0	无操作。

R_REGISTER 和 W_REGISTER 寄存器可能操作单字节或多字节寄存器。当访问多字节寄存器时首先要读/写的是最低字节的高位。对于多字节寄存器可以只写部分字节, 没有写的高字节保持原有内容不变。例如: RX_ADDR 寄存器的最低字节可以通过写一个字节给寄存器 RX_ADDR 来改变。

注: DM24RF308 芯片上电复位后的所有寄存器 (包括读/写在内) 的初始值均为 0。

注: 表 9 的配置为 1Mbps 通信模式的推荐值。

当访问多字节寄存器/地址/数据时, 读/写顺序为低字节在前高字节在后。单个字节内部高 bit 在前低 bit 在后。



7 主要参数指标

表7-1 DM24RF308主要电特性

特性	条件:VCC = 3V, TA=27°C	最小	典型	最大	单位
ICC	休眠模式		1.5		uA
	待机模式		50		uA
	待发射模式		750		uA
	发射模式 (0dBm)		16	17	mA
	发射模式 (7dBm)		28	30	mA
	接收模式 (2Mbps)		15	16	mA
	接收模式 (1Mbps)		14	15	mA
系统指标					
f_{OP}	工作频率	2400		2483	MHz
PLL_{res}	锁相环频率步进		1		MHz
f_{XTAL}	晶振频率		16		MHz
DR	码率	1		2	Mbps
Δf_{1M}	调制频偏@1Mbps		160	250	KHz
Δf_{2M}	调制频偏@2Mbps		320	500	KHz
FCH_{1M}	频道间隔@1Mbps		1		MHz
FCH_{2M}	频道间隔@2Mbps		2		MHz
发射模式指标					
PRF	特殊应用输出功率		10		dBm
PRF	典型输出功率 1		8		dBm
PRF	典型输出功率 2		0		dBm
PRFC	输出功率范围	-11		11	dBm
PBW2	载波调制的 20dB 带宽 (2Mbps)		1.8	2.1	MHz
PBW1	载波调制的 20dB 带宽 (1Mbps)		0.9	1.1	MHz
接收模式指标					
RX_{max}	误码率<0.1%时的最大接收幅度		0		dBm
RXSENS2	接收灵敏度 (0.1%BER) @2Mbps		-84		dBm
RXSENS1	接收灵敏度 (0.1%BER) @1Mbps		-86		dBm
C/I_{CO}	同频的通道选择性@2Mbps		13		dBc
C/I_{1ST}	第 1 相邻道选择性@2Mbps		-8		dBc
C/I_{2ND}	第 2 相邻道选择性@2Mbps		-12		dBc
C/I_{3RD}	第 3 相邻道选择性@2Mbps		-20		dBc
C/I_{4TH}	第 4 相邻道选择性@2Mbps		-28		dBc



C/I_{CO}	同频的通道选择性@1Mbps		13		dBc
C/I_{1ST}	第 1 相邻道选择性@1Mbps		5		dBc
C/I_{2ND}	第 2 相邻道选择性@1Mbps		-10		dBc
C/I_{3RD}	第 3 相邻道选择性@1Mbps		-16		dBc
C/I_{4TH}	第 4 相邻道选择性@1Mbps		-24		dBc
操作条件					
V_{DD}	供电电压	2.0	3	3.6	V
V_{SS}	芯片地		0		V
V_{OH}	高电平输出电压	$V_{DD}-0.3$		V_{DD}	V
V_{OL}	低电平输出电压	V_{SS}		$V_{SS}+0.3$	V
V_{IH}	高电平输入电压	2.0	3	3.6	V
V_{IL}	低电平输入电压	V_{SS}		$V_{SS}+0.3$	V

表8-2 极限参数值

特 性	条 件	最小	最大	单 位
V_{DD}	供电电压	-0.3	3.6	V
V_I	输入电压	-0.3	5	V
V_O	输出电压	V_{SS}	V_{DD}	
Pd	总功耗 (TA=-40℃~85℃)		100	mW
T_{OP}	工作温度	-40	85	℃
T_{STG}	存储温度	-40	125	℃



8 典型应用原理图

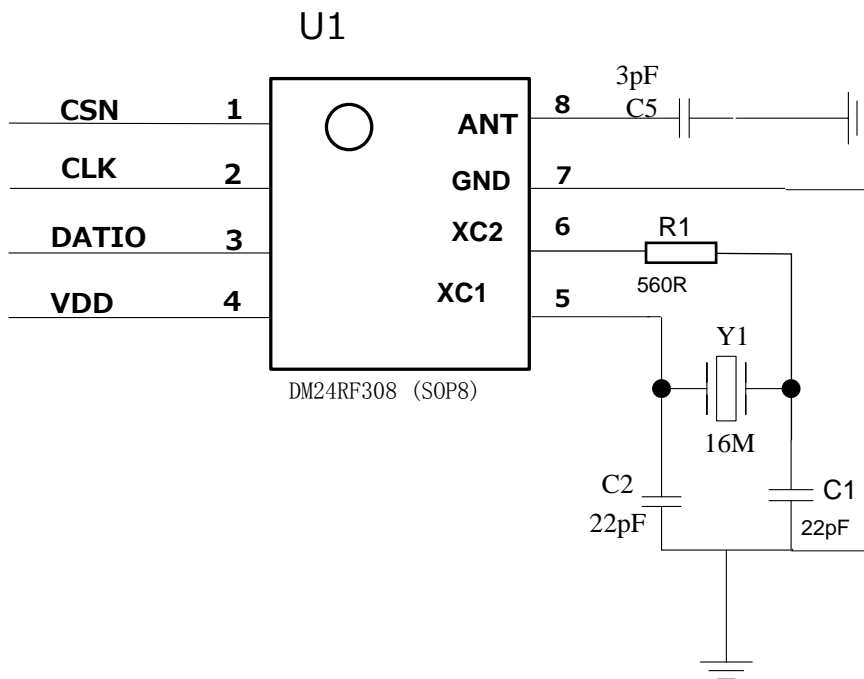


图9-2 DM24RF308 SOP8 应用电路图

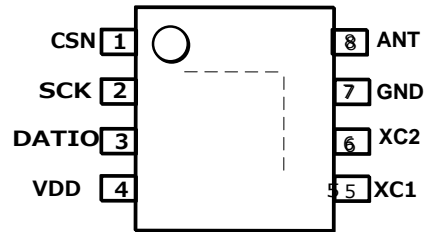
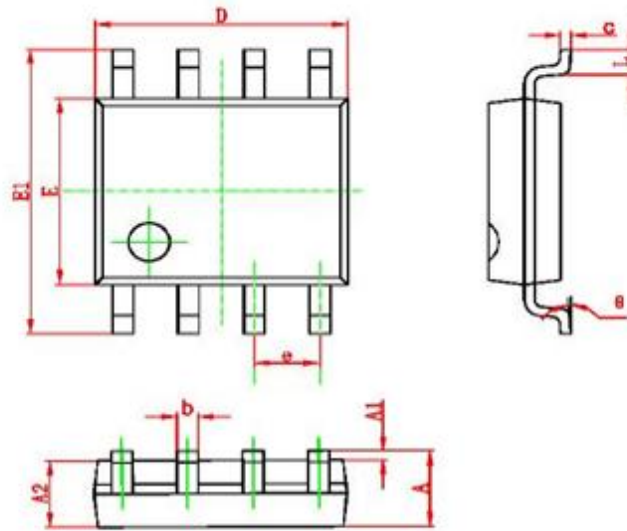


图 9-3 SOP8 Top View



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.006	0.010
D	4.700	5.100	0.185	0.200
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
⌀	0"	8"	0"	8"

图 9-4 SOP8 封装尺寸